

利用反向补偿原理控制硅 CVD 外延层中的 金属杂质和微缺陷¹

刘玉岭 王桂珍 徐晓辉 李湘都 张志花

(河北工学院电子系 天津 300130)

摘 要 本文分析了硅 CVD 外延生长中金属杂质沾污、吸附-解吸机理模型和微缺陷分布规律,提出了用反向补偿原理优化外延工艺,有效地解决了硅外延层的金属杂质和微缺陷。

关键词 硅, CVD, 外延, 金属杂质, 微缺陷, 反向补偿

中图分类号 TN305.3

1 前 言

硅外延过去主要用于双极型分立器件和集成电路,目前随着 MOS、CCD 等表面器件集成度和性能的提高,单晶衬底的表面损伤、电参数的一致性差、 α 粒子引起的动态随机存取存储器 (DRAM) 软性误差、少子寿命短、阈值电压和 CMOS 锁闭问题、存贮单元漏电流等的危害越来越突出。这些严重影响着质量、成品率和器件向更高层次发展。利用重掺杂衬底制备高阻薄层外延代替单晶抛光片是解决上述问题的最佳途径。也是发展 MOS 大规模集成电路 (VLSI, ULSI) 和 CCD、微波、 I^2L 电路等尖端器件之必须。外延参数中的厚度一致性是器件制备中提高参数一致性的关键;解决自掺杂是制备高阻层外延的基础;重金属杂质和微缺陷是目前器件漏电流、早期和高温失效的主要因素;外延层边缘翘突严重影响光刻质量;这些均是外延中急待解决的技术难度很大的课题。目前国内外解决上述参数均是从单项参数单一因素一一解决,而实际上许多参数彼此是互相联系的,每项参数的偏差都是多种因素综合作用的结果。因而目前各种新技术效果受到了限制,效益低,设备工艺越来越复杂,副作用增多,成本增加,仅收到事倍功半的效果。如何对多项参数进行综合解决不致进一步增加工艺和设备的复杂性,大幅度提高效益是急待解决又是技术竞争的新课题。

作者从 CVD 硅外延基本原理,流体力学模型进行研究^[1],综合分析,找出了造成参数偏离与生长原理之间关系和基本规律,发现在硅 CVD 外延中,若沿造成外延参数偏离理想值的因素和工艺的反过程,进行逆向处理,会加速补偿掉参数的偏离值,加速达到理想值。我们称这种加速补偿效应为 BC 效应,利用 BC 效应设计出的一整套技术称 BC 技术,取得了技术突破。该技术能同时有效地解决以上多种参数和多中因素引起的金属杂质和微缺陷,在现有设备、通用高频加热、常压下,采用极简单方便的工艺,且无副作用,实现了事半功倍的效果。

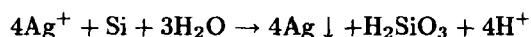
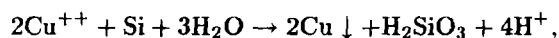
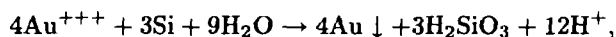
2 理论分析

作者利用补偿和加速补偿效应^[2],沿造成外延参数偏离理想值的因素和工艺的反过程进行逆向处理,能有效地补偿掉多种因素综合造成的参数偏离,加速达到理想值。这就是我们对 CVD 硅外延制备基础理论研究的基本规律,是本文提出的 BC 技术的基础。

¹ 1994-09-12 收到, 1994-10-13 定稿

硅外延中的重金属杂质来源于多种渠道,如存在于单晶原材料内在含量;硅切片、磨、抛过程中沾污;清洗过程中的化学试剂中的杂质吸附在硅片表面;操作工具,外延系统以及环境,尤其是外延基座等引入的沾污等等。

硅单晶表面存在着未饱和键(悬挂键),根据朗谬尔(Langmuir)吸附理论,这种剩余键力使硅表面存在力场。这力场将与之接触的物质分子、原子、离子等进行类似化学反应的作用,并放出热量。化学作用范围为一分子(原子)层,这是吸附中的化学作用;并存在沸点高、溶解度较小的物质较易吸附的规律。这种吸附使剩余键力得到饱和,这是自发进行的,因而难以去除。硅片在清洗和存放中,虽然试剂和存放环境是超净的,但由于表面力场的存在,会将周围和流过表面气体中的超微量杂质吸附于表面(绝对纯的环境和物质目前不存在)以满足硅片表面一分子(原子)层吸附,以使悬挂键饱和。因而硅表面的杂质密度会远大于超净或试剂中的杂质浓度。重金属杂质 Cu^+ , Ag^+ , Au^{+++} 等氧化性较强,硅片本身就可以把它们还原为金属。如埋层扩散后用 HF 酸去除氧化层, HF 酸中的上述离子遇到硅片便发生还原反应:



还原出的铜、银、金等,与化学键力极为相似的键力相结合。同时可以认为这些离子或原子已成为硅片整体中的一部分。造成危害大的一种重要原因,是改变晶体表面的界面态。因为这些原子或化合物多是沸点高、溶解度小的物质,易优先被吸附。同样石英舟、反应器、石墨基座表面也存在一层吸附层。

由上简单分析可知,由于环境纯度、化学清洗中的反应,硅片表面悬挂键的吸附作用,以及材料内在的重金属杂质等综合作用的结果,在外延制备中重金属杂质存在是难以防范的,必然有一定量存在,而造成危害。本文在找出外延制备中的规律和特性的前题下,研究出了与外延工艺相容的最佳的去除杂质工艺技术。

在外延生长前进行气相抛光时,将吸附在表面的有害杂质和损伤层去掉,但重金属杂质质量大,且物质在气相中的扩散系数大体上与其物质的分子量成反比,因而较难扩散出滞流层而带出反应室外,仍有一部分重金属杂质存留在滞流层内或又重新吸附在抛光后的硅片表面,在外延生长时进入外延层。

重金属杂质又是外延雾状等缺陷的成核中心,重金属杂质去除工艺技术也是消除外延制备中产生大量雾状微缺陷的关键技术^[3-5]。

重金属杂质和微缺陷在硅片中的特性和分布规律^[6]: (1) 重金属杂质常处在硅单晶的界面、表层和晶格缺陷处等; (2) 在外延生长过程中金属杂质和微缺陷还随着外延不断生长而向新表层转移; (3) 在超净较好的环境下,外延雾状微缺陷多集中在外延表层,这主要是金属杂质较集中于表层造成的。该区域是制造器件的区域,因而对器件性能和成品率危害极大,尤其对表面器件和大规模集成电路(VLSI、ULSL)等高性能高集成度尖端器件。因而清除这一区域更是至关重要的。

由上面分析得出: 解吸掉石墨基座和硅片表面吸附的一原子(分子)层和及时清除滞流层内的有害杂质是解决问题的关键, 消除外延表层高沾污层亦是至关重要的。这就是说通过不断降低滞流层内杂质浓度(分压)和提高表面温度, 即变温变速法, 会使吸附在表面的重金属杂质迅速被解吸, 并及时带出反应室外; 而原来被吸附的位置, 被无害的保护气体氢所代替, 因而采用变温变速法是解吸有害杂质的有效方法。

3 试验和结果

3.1 变温变速解吸试验 利用上面解吸方法, 即变温变速法解吸表面吸附的有害杂质, 主要的是重金属杂质。在达到正常外延升温后, 将炉温提高 100°C , 将总氢流量高低速相差 10 倍, 10s 变化一周期, 反复 6 个周期后, 将炉温降至生长温度; 气体流量继续变化两个周期, 然后进行正常外延生产, 上述工艺与常规工艺相间各做三炉, 显示微缺陷进行对比, 结果如表 1 所示。

表 1 应用本文工艺与正常工艺的雾状微缺陷对比

炉号	1			2			3		
类别	总片数	雾片数	密度 (个/ cm^2)	总片数	雾片数	密度 (个/ cm^2)	总片数	雾片数	密度 (个/ cm^2)
正常工艺	11	11	$10^6 - 10^7$	11	11	$10^6 - 10^7$	11	9	$10^5 - 10^7$
本文工艺	11	0	$10^2 - 10^3$	11	3	$10^3 - 10^5$	11	1	$10^2 - 10^3$

3.2 外延生长完后的再抛光试验 根据金属杂质在外延生长期间逐渐向表面集中, 且导致最后生长的外延表层微缺陷增殖的规律, 我们在正常硅外延生长工艺中比规定目标 $9\mu\text{m}$ 厚(一种器件规格)多生长 $1\mu\text{m}$ 即 $10\mu\text{m}$, 利用生长与抛光的反过程在生长完后, 进行气相抛光, 去除多生长的 $1\mu\text{m}$ (重金属杂质和微缺陷高聚集层)。这种工艺与正常工艺和解吸工艺相间各做三炉, 然后采用化学显示, 进行微缺陷观察计数取平均值对比, 其结果如表 2 所示。

表 2 常规、解吸、解吸 + 反抛光三种外延微缺陷密度对比

炉号	1			2			3			备注
类别	总片数	雾片数	密度 (个/ cm^2)	总片数	雾片数	密度 (个/ cm^2)	总片数	雾片数	密度 (个/ cm^2)	
常规工艺	11	11	$10^6 - 10^7$	11	11	$10^6 - 10^7$	11	9	$10^5 - 10^7$	三种工艺 相间生长
解吸工艺	11	0	$10^2 - 10^3$	11	3	$10^3 - 10^5$	11	1	$10^2 - 10^3$	
解吸 + 反 抛光工艺	11	0	10^2	11	0	10^2 以下	11	0	10^2 以下	

由上面的结果可看出, 解吸工艺可将缺陷密度降低约 3~4 个数量级, 而解吸加反抛光可使微缺陷降低 4~5 个数量级, 达到 $10^2/\text{cm}^2$, 高于国际指标 $10^3/\text{cm}^2$ 的水平, 可为超大规模集成电路 CMOS, CCD 等高集成度表面器件提供整个外延层洁净的优质衬底。这种工艺对消除重金属杂质和微缺陷获得极佳效果。我们连续生产 300 多炉全是亮片。

4 结束语

该技术与通用的本征吸除^[7]相比, 本征吸除需要通过 10~17h 的热处理, 时间长、效率低, 增加了成本和沾污, 另外由于本征吸除将溶解状态的氧转化为沉淀状态, 导致硅片机械强度降低, 使大直径硅衬底易变弯曲, 且长时间热处理只能在外延前进行, 而对外延

中的沾污和有害杂质的吸附起作用有限。对于多晶和损伤吸除,虽作用明显,但应力的不对称仍易使大直径硅衬底弯曲,且工艺成本增加,相比之下本文技术简单,无副作用,效果突出,与外延工艺相容,在外延生长的同时完成。

在解吸技术中,采用变温变速解吸法,是因为吸附量和温度成指数降低关系,增高温度会使解吸量指数增加。同时温度的升高可促使衬底表层杂质的蒸发,减少自掺杂效应(在外延生长时再将温度降至正常)。气体变速赶气可将滞流层内由“静态”变为“动态”,使滞流层内杂质加速去除(其关系可由亨利定律导出)。当变速赶气流量相差 10 倍时,每变化两周期,滞流层内的杂质就能降低一个数量级。在极短的时间有效地解决了外延前的沾污、吸附;又解决了生长期间气体、系统、反应器和硅片本身等多种因素引起的沾污和在外延表层的集中。除此之外,由于反抛光中的加速补偿效应亦有效地提高了外延层厚度的一致性。

8358 所、774 厂、天津华光等单位长期生产实际表明,该技术使整个外延层“洁净化”,使得外延片包括边缘 2mm 在内的击穿特性均为硬击穿(通常因软击穿,漏电流该区不计产量)、无漏电流且均匀一致,由此可得出,从实际和理论上均表明变温变速反抛光的工艺方法是消除金属杂质和微缺陷、适用于工业生产的有效方法。

参 考 文 献

- [1] 黄汉尧,等. 半导体器件工艺原理. 上海:上海科技出版社, 1985, 46-93.
- [2] 刘玉玲,等. 实用发明创造工程学. 石家庄:河北科学技术出版社, 1993, 9, 269-274.
- [3] Srinivasan G R. Solid State Tech., 1981, 124(11): 101-104.
- [4] 胡国仁,等. P/P^+ 外延工艺技术的操作. 第八届全国半导体集成电路硅材料学术会议论文集, 杭州: 1993, 43.
- [5] Zhou Z H. J. Vac. Sci. Tech., 1991, B9(2): 374-376.
- [6] 刘玉玲. 半导体技术, 1981, (1): 1-9.
- [7] Sator S, et al. Jpn J. Appl. Phys., 1981, 20(1): 143-145.

CONTROLLING METALLIC IMPURITY AND MICRODEFECT IN SILICON CVD EPITAXY LAYER USING CONTRARY COMPENSATION

Liu Yuling Wang Guizhen Xu Xiaohui Li Xiangdu Zhang Zhihua

(Electronic Department, Hebei Industrial College, Tianjin 300130)

Abstract This paper analyzes the mechanism models of metallic impurity infection and adsorption-desorption, and the distribution law of microdefect in growing of silicon CVD epitaxy, and then a new epitaxy technology is proposed, which is optimized by using contrary compensation, and by which the metallic impurity and microdefect in silicon epitaxy layer are reduced effectively.

Key words Silicon, CVD, Epitaxy, Metallic impurity, Microdefect, Contrary compensation

刘玉玲: 男, 1942 年生, 教授, 国家级有突出贡献中青年科技专家, 现从事半导体器件和材料以及电化学方面的研究工作。

王桂珍: 女, 1946 年生, 讲师, 现从事化工方面的研究工作。

徐晓辉: 男, 1962 年生, 讲师, 现从事半导体器件和材料方面的研究工作。