

基于接口的 IP 模块可重用设计方法¹

韩 奇 郑 苙 贾 炜

(摩托罗拉苏州设计中心 苏州 215011)

摘 要 IC 设计复杂度的快速增长和市场压力的增大,要求重用已有的设计以提高设计能力。该文分析了模块间通讯方法,认为基于接口的设计可以更好地实现设计重用。通过对基于接口的设计方法的研究,根据摩托罗拉半导体 IP 接口 (IPI, IP Interface) 标准,建立了基于接口标准的 IP 模块设计方法和设计环境;最后结合使用基于接口的设计方法和基于层次化的片上系统总线结构的设计方法,进行了实例设计。

关键词 接口,可重用, IP, 设计方法

中图分类号 TN47

1 引 言

片上系统由若干大型预设计、预验证的可重用核加上一些专用的模块组成。系统集成时,组件之间需要通讯。功能块集成到不同的系统时,如果通讯协议不匹配,功能模块需要重新设计,难以重用于不同的应用环境。

许多单芯片解决方案是采用定制芯片设计方法,各设计公司根据自己的需求定义不同的系统体系结构。通讯协议的不匹配是重用的最大障碍。通用总线的定义有利于模块间的通讯。某些大的集成电路设计公司建立了片上系统总线标准^[1,2],提供了模块间标准的接口和通讯协议。如 IBM 开发了 Core Connect 总线体系结构,ARM 公司开发了 AMBA(Advanced Microcontroller Bus Architecture)总线体系结构等等。通过共同的总线可实现模块间的互连,保证模块间的通讯,减少各模块间的直接交互作用,容许各模块的设计并行开发,促进模块的重用。

基于某总线标准设计的功能模块对于同一总线具有良好的可重用性,但当模块应用于不同的总线体系结构时仍需要重新设计。重用 IP 模块时必须解决的是如何将不同来源的 IP 与许多不同的不兼容总线进行接口。最简单的重用方法是将建立众人都遵守的总线规范,但是不同的总线具有各自的特点,适应特定的应用领域,建立单一的总线标准不可能。为使这些不同来源的模块一起正常工作,需要对总线规范进一步抽象化,建立基于标准接口的设计方法。VSIA (Virtual Socket Interface Alliance) 于 1999 年 9 月定义发布了 IP 接口的标准 VCI(Virtual Component Interface)^[3],它是 IP 模块和片上总线逻辑的互连的标准集合,具有灵活性和可拓展性。采用基于标准接口的设计方法,可以将符合标准的 IP 模块简单地集成到符合标准的总线,更好、更广泛地实现 IP 模块的重用。

本文主要研究基于接口的设计方法,并根据摩托罗拉半导体重用标准定义的 IPI 可重用标准,建立基于接口的设计、验证方法和环境。

2 基于接口的设计

接口不是设计需求和规范的内容。设计者必须设计定制接口并解决它们的时序问题。时钟精确的验证在设计早期是不可能的,设计者需要抽象的时间信息,以快速地评估接口和实时响应。为此,在更高的抽象层次建立通讯模式及 IP 接口标准。基于接口的设计不涉及通讯协议的具体细节,如带宽、控制信号数和时序等。

可重用 IP 模块的设计关键是将模块的通讯部分与计算部分分开。如果功能模块的通讯部分与计算部分混合在一起,那么通讯协议的每次改变都将引起模块间通讯的不匹配。反之,模

¹ 2001-05-21 收到, 2002-05-20 改回

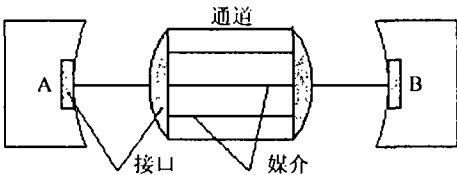


图 1 通用的通道通讯模型图

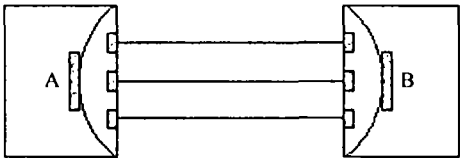


图 2 通道通讯的具体实现

块描述功能的核心部分将保持不动，而只需要改变通讯部分。如图 1 所示，在较高的设计抽象层次，可综合的组件 A 和 B 用通道 (channel) 进行通讯，具体的通讯协议被包在通道中。当系统实现后，通道被嵌入到组件里，如图 2 所示。

功能模块的计算部分通过抽象的调用功能来读写变量并交换数据。它不必了解最终使用的实际通讯协议，而只需要接口协议。端口的接口由函数的调用组成，而实际的通讯媒介被包在通道中。

3 摩托罗拉半导体重用标准 IP 接口规范

3.1 基于层次化总线的片上系统体系结构

摩托罗拉半导体重用标准从系统集成的角度，给出了层次化的片上系统总线结构。典型的 SOC(System On a Chip) 体系结构如图 3 所示。层次化总线可更好地匹配总线能力与此总线所连接模块的需求。外设总线与系统总线的接口通过外设桥 (Peripheral bridge) 来实现。根据此体系结构，现摩托罗拉已制定了外设 IP 接口标准 [4]。

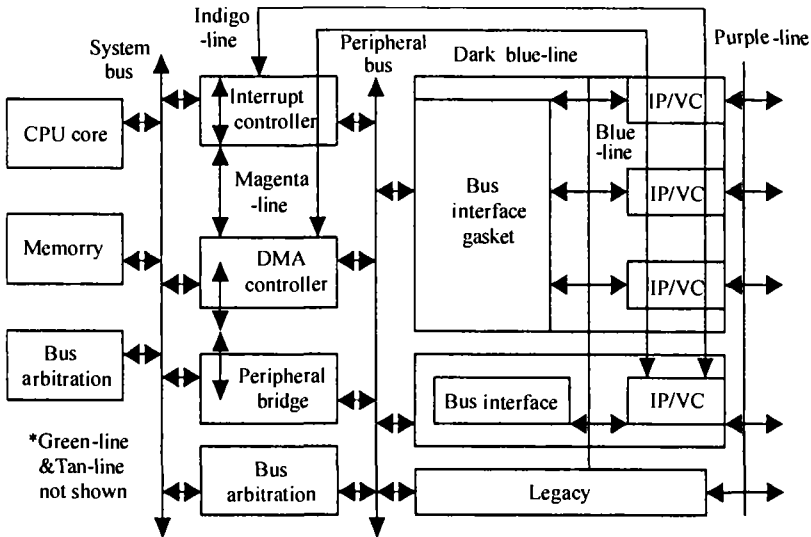


图 3 SOC 体系结构

注：系统总线：是连接处理器核与其它系统模块的中枢链路。主系统初始化主系统之间以及与系统其它模块的数据传输，需要总线判断器控制多个请求。从而系统仅响应数据请求。处理器、DMA 控制器、存储器控制器等高性能模块适合连接到系统总线。

外设总线：由于高优先级设计约束，由那些没有有效总线控制存取的模块组成。

IPI 接口：用于悬挂外设模块 VC(Virtual Component) 到外设总线。

3.2 IPI 概述

IPI 的目的是为所有的 IP 提供一兼容 I/O 接口，使它们可用于多种系统结构的片上系统设计而无须更改 IP 的设计，保证 IP 模块的可重用性、易用性。IPI 规范覆盖了 IP 模块的所有 I/O 接口。IP 的 I/O 接口进一步划分为不同的功能接口，并制定相应的标准。IP 模块不同的功能接口，分别用不同的彩线来定义。彩线法将 IPI 划分为 8 种接口。

3.3 IPI 协议

外设 IP 模块最常用的是蓝色线，主要定义总线的从信号。这里以蓝色线为例，说明 IPI 的蓝线的操作规范。

如图 4 所示，Back-to-Back 写操作例子，图中 BI 和外设模块都没有插入等待状态。时序图表明 32 位地址线每个周期都发生改变，写入相应的 32 位数据线。命令是写。响应是 ack。因此，寄存器被正确更新。

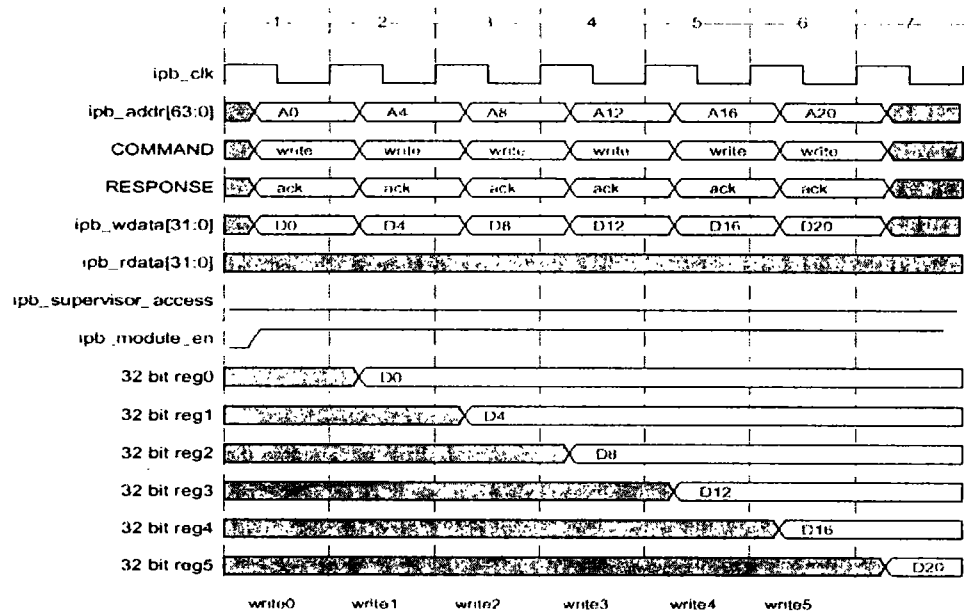


图 4 Back-to-Back 写操作 (0/0 等待状态，用户模式)

4 基于 IPI 的设计方法

4.1 设计方法

片上系统设计的主要方法之一是设计的重用。采用基于层次化总线的设计方法可以很好地实现某一特定领域的设计重用。采用基于标准接口的设计方法，可以更好、更广泛地实现 IP 模块的重用。为此，在设计通用性强的 IP 外设模块时，根据摩托罗拉半导体重用标准定义的 IPI 标准，建立基于接口的设计和验证方法。同时对于特定的应用领域，建立起与接口标准兼容的自己的片上总线标准，以最大满足特定应用的要求。

在系统集成时，模块通过模块接口与片上总线片上连接，如图 5 所示。通过统一的 IP 接口标准，可以简单地生成总线和模块接口。每种总线可以同时提供相应的 IP 模块接口，通用的 IP 接口可以设计并存储在库中。

层次化分步细化是基于接口设计的基本组成部分，其流程如图 6 所示：

- (1) 建立 IP 模块规范。
- (2) 进行基于 IP 接口规范的 IP 模块设计。

- (3) 基于 IP task 的验证方法。
- (4) 设计进一步细化，设计选择明确的总线，设计 IP 模块与总线的接口。
- (5) 将 IP 模块和模块接口合为一体，进行基于 BFM 的验证。
- (6) 系统集成。

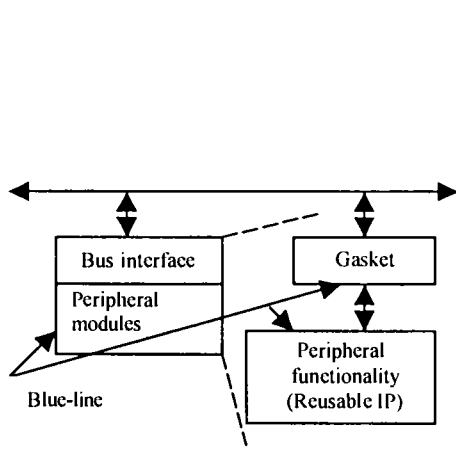


图 5 IP 模块与总线接口

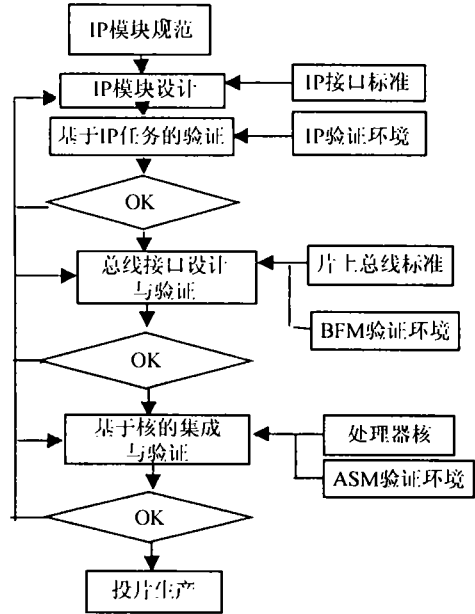


图 6 基于接口的 IP 模块设计与集成流程图

4.2 设计环境

根据摩托罗拉半导体重用标准的 IP 接口规范，用 Verilog 语言编写了 IP 接口各种事件的任务，建立了基于 IP 接口的 IP 模块单独验证环境。它主要是基于 IPI 的功能验证，通过对用户可控制的寄存器进行读写来验证模块的功能。在模块的输入信号上没有约束，设计者可以快速地检查设计。

测试者首先配置设计数据，形成测试台，然后读入根据 IP 接口任务编写的测试程序，调用 IP 接口任务子程序，模拟模块功能，最后进行自测试，报告测试结果。

IP 模块的单独验证模型如图 7 所示，它由单独测试 stub,IP 任务和被测模块组成。其中 IP tasks 为 IP 接口的任务，IP 模块通过 Verilog 编写的标准的 IP 任务与总线进行数据交换，主要 IP 任务有：ipread, ipwrite, ipreset, ipread-burst, ipwrite-burst。而 Standalone stub 控制着所有非 IP 接口的其它信号，驱动并监视这些信号，报告模块内部对端口的影响。它们也是用 Verilog 的任务来完成。

4.3 设计实例

IP 模块设计完成后，交付给用户——系统集成者。系统集成者结合使用 IP 模块接口标准和片上总线标准，可以简单地进行 IP 的集成，实现设计的重用。

我们在 DBX(Dragon Ball Extension) 项目中使用了此设计环境。在 IP 模块设计时，公司内部采用统一的 IPI 规范。在系统设计时，对特定的设计应用，则建立起标准的层次化片上系统总线结构，每种总线同时提供基于 IPI 标准的 IP 接口模块，可以很好地实现 IP 模块和系统体系结构的重用。如图 8 所示，DBX 采用 MCore 微控制器，基于系统总线 MLB(MCore Local Bus) 和外设总线 PIG(Peripheral Interface Gasket) 的层次化总线结构。所有的外设 IP 模块通

过同一个 MIG(Module Interface Gasket) 模块集成于 DBX 芯片中。图中的 MIG 为 PIG 总线与 IP 模块之间的接口模块。MCore 通过 PIG 和 MIG 对外设 IP 模块进行读写。

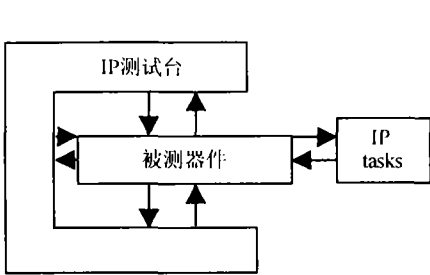


图 7 IP 模块单独验证模型

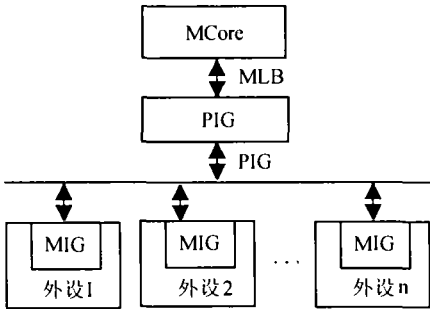


图 8 DBX 体系结构简图

5 小 结

本文分析了模块间通讯方法，认为基于接口的设计可以更好地、更广泛地实现 IP 模块的重用。通过对基于接口的设计方法的研究，根据摩托罗拉半导体 IPBus 接口标准，建立了基于接口标准的 IP 模块设计方法和设计环境；最后结合使用基于接口的设计方法和基于层次化的片上系统总线结构的设计方法，进行了实例设计。

参 考 文 献

[1] W. Remaklus, On-chip bus structure for custom core logic designs, Proc. of the Wescon, Anaheim, Calif., 1998, 7-14.

[2] D. Wingard, A. Kurosawa, Integration architecture for system-on-a-chip design, Proc. of the IEEE Custom Integrated Circuits Conference, Santa Clara, California, 1998, 85-88.

[3] VSI Alliance, www.vsi.org

[4] Motorola Semiconductor Reuse Standards, <http://www.motorola.com/semiconductors/srs>

INTERFACE-BASED IP MODULE DESIGN REUSE
METHODOLOGY

Han Qi Zheng Jiang Jia Wei

(Motorola(China) Electronics LTD. Suzhou Branch, Suzhou 215011, China)

Abstract The rapid increase in IC design complexity and greater time-to-market pressures require reuse of complex pre-defined design blocks to improve design productivity. By analyzing the communication between modules, this paper draws a conclusion that interface-based IP design methodology can improve design reusability. Interface-based IP design methodology and environment is built according to MSRS (Motorola Semiconductor Reuse Standard). A case is given which combines both hierarchical bus architecture and interface-based design methodology.

Key words Interface, Reusable, IP, Design methodology

韩 奇：男，1971 年生，博士，研究方向为数字电路与系统设计，SOC 设计方法。
郑 荏：男，1964 年生，教授，博士生导师，研究方向为半导体电路与器件。
贾 炜：男，1963 年生，高级工程师，研究方向为集成电路设计。