

施密特电路的时序特征及门级设计¹

吴训威 汪鹏君

(宁波大学电路与系统研究所 宁波 315211)

摘 要 该文根据施密特电路对输入信号具有两种检测阈值的工作特点,提出了施密特电路与用作存储元件的触发器之间具有相同的时序特征。利用时序电路的设计方法,本文系统地研究了基于集成门电路的各种施密特电路,并发现了一些新的设计方案。PSPICE 模拟证明所设计的电路具有理想的施密特电路特性。

关键词 施密特电路, 时序特征, 电路设计

中图分类号 TN784

1 引言

在数字电路中经常会遇到输入信号因传输线路中电阻、电容的存在而使其在上升、下降过程中变化缓慢,或者在传输过程中出现信号幅度被衰减,或者受到干扰信号的叠加等现象。为了清除这些因素的影响,往往需要在一开始就对输入信号进行整形处理,而施密特电路是其中常用的一种器件^[1-2]。根据它的重要性,在各种数字集成电路中对它的研究都受到重视^[3-6]。

与通常只有一种阈值(V_{TH})的门电路不同,施密特电路对输入信号的检测存在二种阈值, V_{T+} 与 V_{T-} 。图 1(a), 1(b) 分别表示了一个普通反相器与施密特反相器对锯齿形输入信号的不同反应,注意到在图 1(b) 中,当输入信号由低电平上升时电路的阈值为 V_{T+} ,而当输入信号超过 V_{T+} ,进入高电平区 S_1 时,电路的检测阈立即由 V_{T+} 下跳到 V_{T-} ;反之,当输入信号下降到 V_{T-} ,进入低电平区 S_0 时,电路的阈值又由 V_{T-} 上跳至 V_{T+} 。

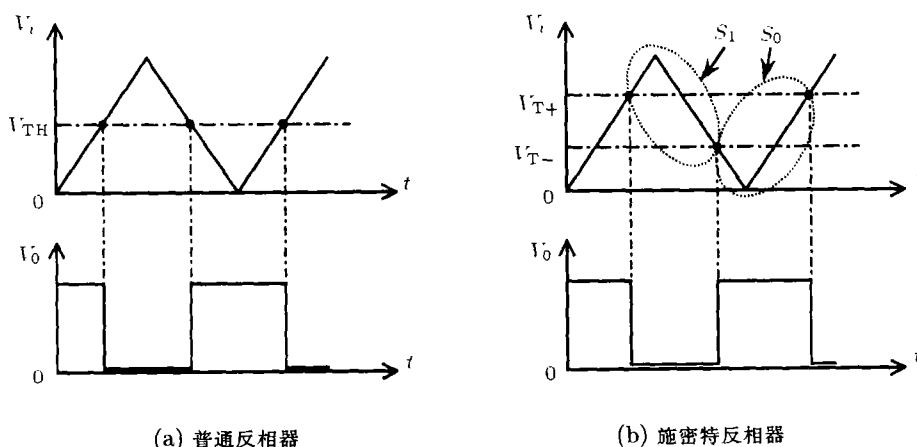


图 1

在传统的讨论中,施密特电路被作为一种具有变阈效应的特殊门电路来处理^[7],根据它的变阈效应及其发明者,人们常称它为 Schmitt 触发器(trigger),虽然它的中文译名与

¹ 1999-07-20 收到, 1999-12-19 定稿

浙江省自然科学基金资助项目 (No.699015) 与宁波市青年科学基金资助项目 (No.9811004)

用作存贮元件的触发器 (flip-flop) 相同, 但二者的英文含义相异, 因此人们以往大都认为施密特电路属于一种具有组合特征的电路而不属于一种有时序特征的触发器 (flip-flop)。然而, 我们在图 1(b) 中发现, 当输入信号 V_i 介于 V_{T+} 与 V_{T-} 之间时, 是属于高电平还是低电平完全取决于它进入该区前是高电平还是低电平, 因此是“与以前的输入情况有关”, 从而明显地表现出它的时序特征。据此, 本文将从“施密特电路是一种时序电路”的观点出发, 用设计时序电路的方法来系统地研究施密特电路的设计, 并期望有关的讨论不仅能解释现有施密特电路的设计原理, 而且能开发施密特电路的新设计方案。本文的研究将限于施密特电路的门级设计。

2 施密特电路的时序特征

在图 1(b) 中当输入信号 V_i 在 S_1 区时, 电路的阈值为 V_{T+} , V_i 在 S_0 区时, 电路的阈值为 V_{T-} , 因此该电路实际上表现为两个状态 S_1, S_0 。按时序电路的分析方法, 由图 1(b) 可得到它的状态图, 如图 2(a) 所示, 图中状态转换箭头上注明了状态转换的条件。为了用具体变量指定此状态图, 我们引入状态变量 Q , 且 $Q = 0, 1$ 分别对应于状态 S_0, S_1 。此外, 我们注意到检测 V_i 具有两个阈值。当阈值为 V_{T+} 时, 用变量 x_+ 表示输入, 使 $x_+ = 0, 1$ 分别对应于 $V_i < V_{T+}$ 及 $V_i > V_{T+}$ 。同样, 可引入变量 x_- , 使 $x_- = 0, 1$ 分别对应于 $V_i < V_{T-}$ 及 $V_i > V_{T-}$ 。显然在图 1(b) 中从低电平上升到高电平和从高电平下降到低电平经过的三个区分别对应于 $x_+x_- = 00, 01, 11$, 而 $x_+x_- = 10$ 的情况是不存在的。引入了变量 Q, x_+, x_- 后, 可由如图 2(a) 所示的状态图获得如图 2(b), 2(c) 所示的状态图及相应的状态表。由该状态表, 可容易推导出如下三种形式的次态方程:

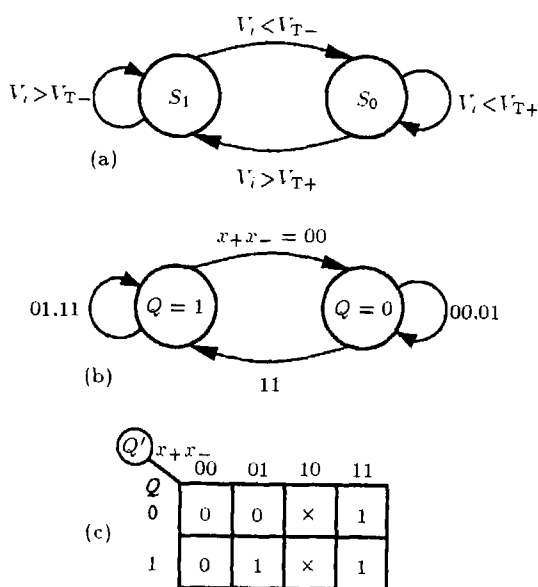


图 2 施密特触发器的状态图和状态表

$$Q' = x_+ + x_- \cdot Q = \overline{\overline{x_+} \cdot \overline{x_-} \cdot \overline{Q}} \quad (1)$$

$$Q' = x_- \cdot (x_+ + Q) = \overline{\overline{x_-} + \overline{(x_+ + Q)}} \quad (2)$$

$$Q' = x_+ \cdot \overline{Q} + x_- \cdot Q \quad (3)$$

以上三式分别描写了施密特电路可用“与非”门、“或非”门及二选一数据选择器实现, 如图 3(a), 3(b), 3(c) 所示。这些电路中具有反馈线, 并具有明显与基本触发器 (basic flip-flop) 相似的结构, 这证明了施密特触发器也是一种触发器, 而 trigger 与 flip-flop 的区分命名就不再必要。我们以下将图 3(a), 3(c) 两种结构进行具体设计。

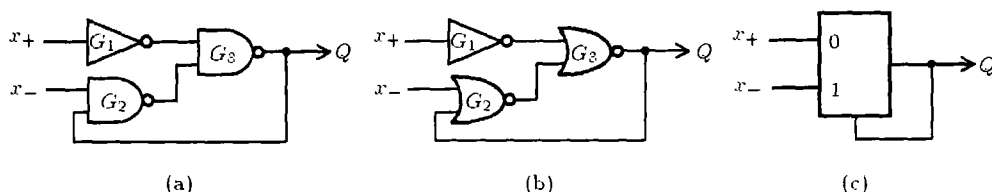


图 3 施密特电路的逻辑实现
(a) 使用“与非”门 (b) 使用“或非”门 (c) 使用数据选择器

3 基于与非门的施密特电路设计

图 3(a) 表示了: 如果图中反相器的输入阈值取为 V_{T+} , 下面一个“与非”门一端的输入阈值取为 V_{T-} ($V_{T-} < V_{T+}$), 则便可直接用 x 作为 x_+ , x_- 输入而实现施密特电路的设计。然而, 我们的要求是取用普通的门电路 (阈值为 V_{TH}) 进行设计, 而不是制作特种阈值的门电路。因此可采取如下解决方案:

第 1 种考虑是取 $V_{T+} = V_{TH}$, 则我们只要设法降低“与非”门 G_2 一端的输入阈值, 如果使用 TTL 门经验, 则可容易地用串接一个反相二极管的方法来实现^[1], 如图 4(a) 所示。注意到我们已仿照普通触发器 (flip-flop) 画成交叉耦合形式并给出了双轨输出。

第 2 种考虑是取 $V_{T-} = V_{TH}$, 则我们需设法升高反相器 G_1 的输入阈值, 在采用 TTL 电路情况下, 可以在 G_1 的接地端加接一个二极管来实现, 如图 4(b) 所示。这是一种新的设计方案。图 4(a), 4(b) 所示的电路已用 PSPICE 模拟予以验证, 二者的输出波形分别如图 5(a), 5(b) 所示。它们均显示出良好的施密特特性。

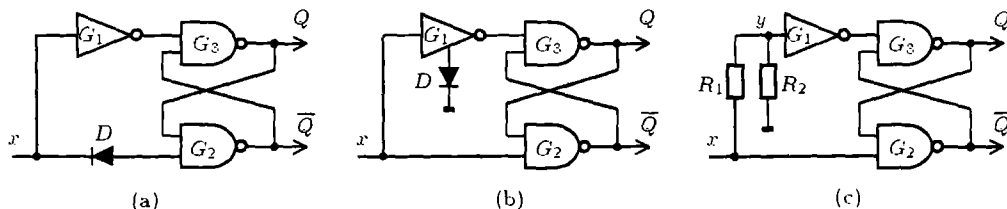


图 4 基于“与非”门的施密特电路设计

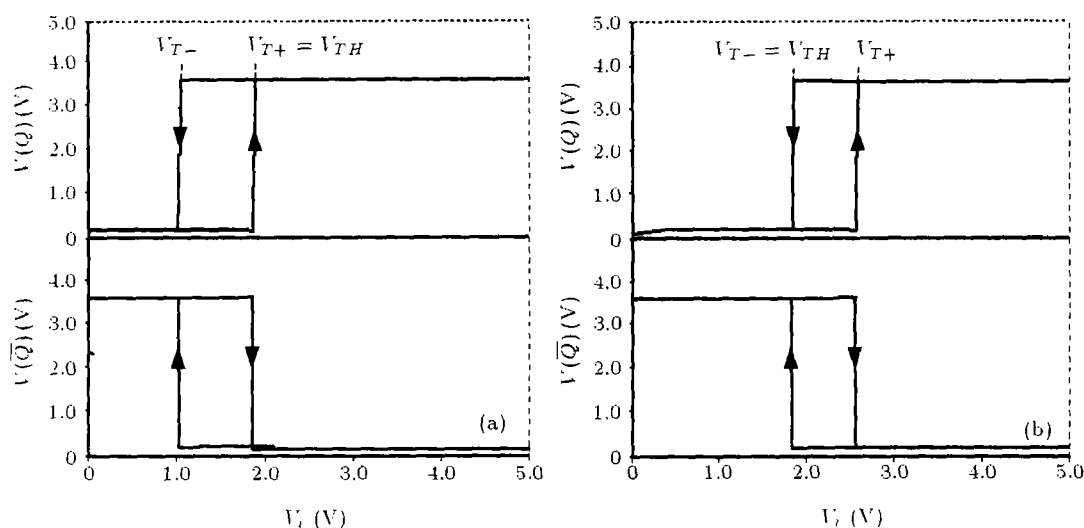


图5 图4电路的PSPICE模拟

(a) 图4(a)电路的PSPICE模拟 (b) 图4(b)电路的PSPICE模拟

提高反相器 G_1 的阈值还可以采用图 4(c) 所示的电阻分压方法^[8], 此时 y 对应的电压要低于 x 对应的电压. 当 $V(y) = V_{TH}$ 时, $V(x)$ 已超过 V_{TH} , 且已到达某一较高的 V_{T+} . 因此用电阻网络降低门的实际输入电压等于提高了对输入信号的检测阈值. 在采用 CMOS 电路使 G_1 无输入电流时, 该电路中流过 R_1, R_2 的电流相同, 即有

$$(V_{T+} - V_{TH})/R_1 = V_{TH}/R_2 \quad (4)$$

即对输入信号 V_i 的检测阈 V_{T+} 为

$$V_{T+} = (R_1/R_2 + 1) \cdot V_{TH} \quad (5)$$

4 基于数据选择器的施密特电路设计

图 3(c) 中的数据选择器也可用“与非”门来实现, 但 (3) 式比 (1) 式复杂, 因此相应的电路必然比图 3(a) 要复杂. 图 3(c) 的电路可改画成图 6(a) 所示电路, 它已具有整形的输出 Q , 故图中的数据选择器就可以灵活地予以设计. 注意到该电路已可提供双轨输出 $Q, \bar{Q}$.

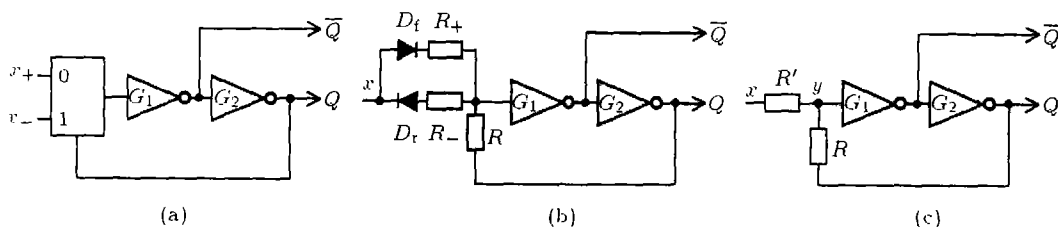


图6 基于数据选择器的施密特电路设计

我们设法找到数据选择器的简单设计。注意到上节中用接地(低电平)的电阻网络,可以起到相对“升高”阈值的作用,则用接高电平的电阻网络应可起到相对“降低”阈值的作用。由于图 6(a)中 $Q = 0$ (低电平)正好选通 x_+ (对应于 V_{T+}), $Q = 1$ (高电平)正好选通 x_- (对应于 V_{T-}),因此我们可获得如图 6(b)所示的设计^[7]。注意到图中两个二极管方向相反,使 $Q = 0, 1$ 时均只能选通其中一路。假设 $V(Q)$ 的高、低电平分别为 V_{OH}, V_{OL} , 两个二极管压降为 V_D , 且 G_1 的输入电流为 0, 则按上节讨论有

$$Q = 0 \text{ 时: } \frac{V_{T+} - V_D - V_{TH}}{R_+} = \frac{V_{TH} - V_{OL}}{R} \quad (6)$$

$$Q = 1 \text{ 时: } \frac{V_{TH} - V_D - V_{T-}}{R_-} = \frac{V_{OH} - V_{TH}}{R} \quad (7)$$

由上二式求得该电路对输入 x 的 V_{T+}, V_{T-} 分别为

$$V_{T+} = V_{TH} + V_D + \frac{R_+}{R}(V_{TH} - V_{OL}) \quad (8)$$

$$V_{T-} = V_{TH} - V_D - \frac{R_-}{R}(V_{OH} - V_{TH}) \quad (9)$$

当我们忽略二极管压降 V_D , 并取 $R_+ = R_- = R'$ 时, 图 6(b) 中的两个并联分支可以简单地用 1 个 R' 来代替而获得很简单的施密特电路设计, 如图 6(c) 所示。如果图中两个反相器为 CMOS 电路, 电源为 V_{DD} , 则由 (8), (9) 式得到

$$V_{T+} = V_{TH} + \frac{R'}{R} \cdot V_{TH} \quad (10)$$

$$V_{T-} = V_{TH} - \frac{R'}{R} \cdot (V_{DD} - V_{TH}) \quad (11)$$

而回差为 $\Delta V_T = V_{T+} - V_{T-} = (R'/R) \cdot V_{DD}$ 。

施密特电路要求在输入信号上升或下降过程中阈值发生突然下跳或突然上跳, 但在该电路中反相器 G_1 的阈值不变, 只是由它的直接输入信号 y 的突然上跳或突然下跳的相对效应来实现。而不论如何, 图 6(b), 6(c) 中 Q 的反馈作用都指出了所设计的电路在本质上为时序电路而非组合电路。

5 结 论

本文从施密特电路的工作特点指出它具有时序特征, 因此把它当作一种特殊门电路的传统认识是不恰当的。事实上, 它具有触发器相似的结构与工作过程, 因此在英文中区分命名为 trigger 与 flip-flop 亦是不必要的。基于以上认识, 本文使用时序电路设计方法, 系统地研究了施密特电路的各种门级设计方案, 它们不仅归纳总结了以往文献中提出的各种设计, 而且还开发了新的门级设计方案。例如图 4(b) 所示的设计及从图 3(b) 出发的基于“或非”门的各种对应的设计。

最后应该指出, 施密特电路的时序特征的揭示将有利于系统地研究各种施密特电路的开关级设计, 甚至进一步对多值施密特电路的设计。

参 考 文 献

- [1] 阎石, 数字电子技术基础 (第三版), 北京, 高等教育出版社, 1989, 320-332.
- [2] J. M. Rabaey, Digital Integrated Circuits, A Design Perspective, New York, Prentice-Hall International, Inc., 1996, 363-369.
- [3] 杭国强, 吴训威, 基于开关信号理论的电流控阈技术 I^2L 施密特电路, 电子学报, 1997, 25(5), 49-52.
- [4] Hang Guoqiang, Wu Xunwei, Research on ternary TTL Schmitt trigger, J. of Electronics(China), 1998, 15(1), 35-42.
- [5] 杭国强, 吴训威, 基于开关信号理论的控阈技术与三值 ECL 施密特电路, 电路与系统学报, 1998, 3(2), 15-20.
- [6] Shen Jizhong, P. D. Tougaw, Design of symmetric ternary current-mode CMOS Schmitt inverter, Int. J. Electronics, 1998, 85(4), 477-482.
- [7] 吴训威, 赵小杰, 脉冲电路中的变阈技术 - 施密特电路, 电子与仪表技术, 1992, (2), 1-5.
- [8] 谭建生, 李东, 陈维良, 数字电路与逻辑设计, 北京, 电子工业出版社, 1998, 261-263.

THE SEQUENTIAL CHARACTERISTIC
OF SCHMITT CIRCUIT
AND ITS DESIGN AT GATE LEVEL

Wu Xunwei Wang Pengjun

(Institute of Circuits and Systems, Ningbo University, Ningbo 315211, China)

Abstract Based on the working characteristic of Schmitt circuits which have two detection thresholds to input signals, this paper proposes that Schmitt circuits have the same sequential characteristic as flip-flops which are used as memory units. With the design procedure of sequential circuits, varieties of Schmitt circuits based on integrated gate circuits are systematically investigated, and some new designs are found. PSPICE simulations prove that the circuits designed in this paper have ideal characteristic of Schmitt circuits.

Key words Schmitt circuit, Sequential characteristic, Circuit design

吴训威: 男, 1940 年生, 宁波大学信息科学与工程学院执行院长, 教授, 博士生导师, 浙江大学电子工程系兼职教授, 中国电子学会会士, 中国通信学会会士, IEEE 高级会员, 现从事数字电子方面的教学与科研工作.

汪鹏君: 男, 1966 年生, 宁波大学电路与系统研究所讲师, 硕士, 现从事数字电子方面的研究工作.