

TiO₂陶瓷晶界层电容器的研究

倪代秦

(国家建材局人工晶体研究所,北京 100018)

杨连贵

(中国科学院电子学研究所,北京 100080)

摘要 本文对 TiO₂ 陶瓷晶界层电容器进行了较为系统的研究。用液相喷雾干燥法制备含 Nb⁵⁺, Ba²⁺ 微量杂质的 TiO₂ 超细原料粉末, 研究了 TiO₂ 陶瓷的电性能与烧结温度和测试条件的关系, 阐述了 TiO₂ 晶界层电容器的形成机制。

关键词 TiO₂ 陶瓷; 晶界层电容器; 介电性能

1. 引言

陶瓷晶界层电容器(Boundary Layer Capacitor, 简称 BLC) 巧妙地利用了晶界的性质来提高自身的性能^[1]。迄今, 研究得最多的是 BaTiO₃ 和 SrTiO₃ 体系^[2], 其介电常数 ϵ 分别可达 5×10^4 和 8×10^4 。制备工艺一般采用固相法球磨备料, 二次烧成或在控制气氛下一次烧成。也可利用晶界偏析的办法来形成晶界层, 无需涂覆绝缘膏浆和第二次烧成, 仅需在空气中一次烧成, 如掺 Ta⁵⁺, Ba²⁺ 的 TiO₂ 陶瓷 BLC^[3]。

TiO₂ 陶瓷 BLC 具有以下优点: (1)有效 ϵ 高, 为 10^3 量级, 在现有陶瓷电容器中是最高的; (2)体系单纯; 3. 工艺简便。特别有意义的是: 用晶界偏析法比二次烧成法更有利制备比电容较大的独石晶界层电容器。

2. 试样制备

本文采用液相法制备粉料。以 TiCl₄ 水解制备的 TiO₂ 胶体溶液为基质, 掺质采用 Nb(HC₂O₄)₅ 和 Ba(CH₃COO)₂ 溶液, 以 Nb⁵⁺ 0.25% mol 和 Ba²⁺ 0.5% mol 的配比在液相下混料, 用 0.15% wt 的柠檬酸铵作分散剂, 加热搅拌, 使混合浆液的固相含量达 10% wt, 过 60 目筛后进行喷雾干燥: 热风进出口温度分别为 160°C 和 100°C, 进料速率为 6ml/min, 喷雾压力为 2.5×10^5 Pa。

对所得粉末在 450°C 预烧得金红石相, 加入 1.5% wt 的 PVA 5% 水溶液作粘结剂造粒, 以 10⁸Pa 双向加压成型, 分别在 1200°C, 1300°C, 1400°C 下各保温 2h 烧成。将瓷片涂覆银浆, 在 860°C 烧 30min, 即制得所需试样。

3. 结果和讨论

(1) 粉料特性 用 Jocy-Loeb 4 型圆盘离心粒度分析仪对粉料进行了测定。结果表明, 粉末的算术平均粒径为 0.1 μm, 属于超细粉末。粒度数量分布集中, 90% 以上的

粉粒小于 $0.2 \mu\text{m}$, 几乎所有颗粒都小于 $0.6 \mu\text{m}$ 。粉末颗粒比较疏松, 流动性好。原料粉末的这些特性有利于成型烧结, 形成较大的晶粒, 从而提高 TiO_2 陶瓷 BLC 的性能。

(2) 烧结温度对电性能的影响 对不同温度下烧成的试样进行了常温性能测试。用 WQ-5A 型万用电桥测量了电容量和介质损耗; 用 ZC36 型超高电阻仪测量了绝缘电阻。结果列在表 1 中。随着烧结温度 T_s 的升高, 介电常数 ϵ 增大, 而绝缘电阻率 ρ 和介质损耗 $\tan \delta$ 降低。

表 1 室温下试样的电性能

$T_s (\text{°C})$	$\epsilon(1\text{kHz})$	$\tan \delta$	$\rho(10^9 \Omega \cdot \text{cm})$
1200	6576	0.165	124
1300	16430	0.137	32
1400	72000	0.08	5.6

不同温度下烧成试样的显微结构示于图 1。由图可见, 随着 T_s 升高, 晶粒尺寸增大, 气孔率降低, 结构趋于致密。正是结构上的这种变化决定了陶瓷性能的上述变化规律。



图 1 不同温度下烧成瓷体的 SEM 断口形貌(图中左图为 1200°C)

对于 BLC 陶瓷, 有效 ϵ 决定于材料本身的 ϵ_m , 晶粒尺寸 d_g 和晶界绝缘层厚度 t , 即 $\epsilon = \epsilon_m d_g / t$, 由此可见 ϵ 与 d_g 成正比; 而 d_g 随 T_s 升高而增大, t 随 T_s 升高而略有减小, 因此 T_s 越高, ϵ 就越大。

$\tan \delta$ 随 T_s 升高而降低, 主要是因为随着 T_s 升高, 陶瓷结构的致密性增大, 气孔率降低, 所以减少了不均匀结构损耗。

根据 Schottky 势垒模型^[4], 绝缘电阻率的对数 $\ln \rho$ 与 d_g 成反比, 因此 T_s 升高 (d_g 增大) 则 ρ 降低。

(3) TiO_2 晶界层电容器的形成机制 微量掺杂离子在基质中是固溶还是偏析, 一般可用离子尺寸失配度 $\Delta r/r$ 来判断。 $\Delta r/r$ 小于 15% 倾向于固溶, 大于则偏析。根据 M. F. Yan^[5] 的计算, $\text{Nb}^{5+}, \text{Ba}^{2+}$ 在 TiO_2 中固溶时 $\Delta r/r$ 分别为 3% 和 90%, 说明 Nb^{5+} 很容易固溶于 TiO_2 , 而 Ba^{2+} 则倾向于偏析。

本文实验中采用 S-570 型 SEM 和 EDAX9100 分析证实, Nb^{5+} 确实进入了 TiO_2 陶瓷的晶粒内, 而 Ba^{2+} 只在晶界偏析, 结果如图 2。

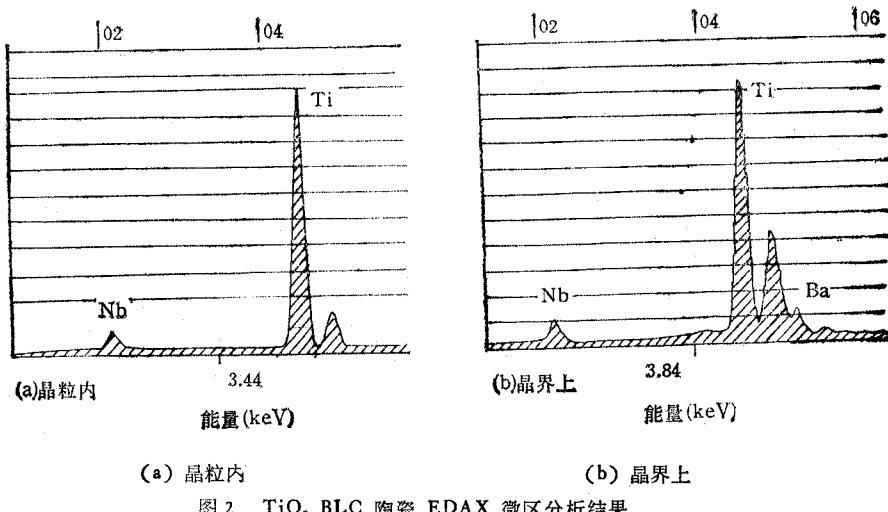
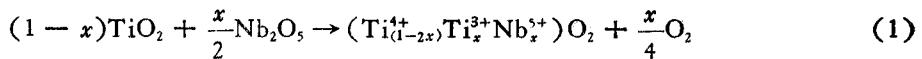


图 2 TiO_2 BLC 陶瓷 EDAX 微区分析结果

由于 Nb^{5+} 与 Ti^{4+} 化合价的差异, Nb^{5+} 进入 TiO_2 晶格为不等价置换固溶。



当 x 个 Nb^{5+} 取代 Ti^{4+} 位格点时, 为了保持电价平衡, 势必有 x 个 Ti^{4+} 离子俘获电子还原成 Ti^{3+} (可表示为 $\text{Ti}^{4+}e^-$), Ti^{3+} 上的那个电子是弱束缚电子, 很容易被激发, 使晶粒成为 n 型半导体, 实现了半导体化。这样, 晶粒的电子电导增加, 同时电子松弛极化也增加, 使材料的 ϵ 和 $\tan \delta$ 都较大。

Ba^{2+} 偏析在晶界上。相对于 n 型半导体的 TiO_2 晶粒来说, 晶界处于受主态。这样, 晶粒-晶界之间形成一个耗尽层, 建立起肖特基势垒, 因而产生了绝缘性晶界层, 使 TiO_2 陶瓷 BLC 的介电常数和绝缘电阻率都较高。

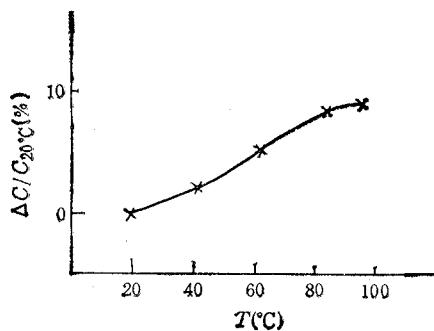
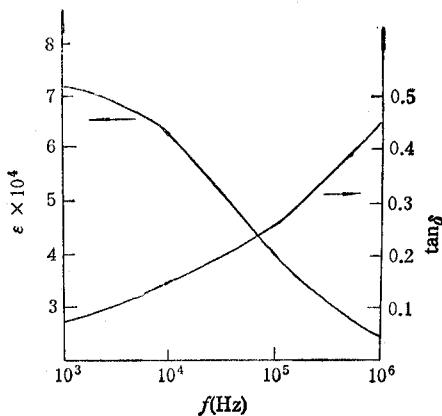
(4) 介电性能与温度、频率的关系 将 1400℃ 烧成的试样置于恒温箱中, 用 2CQ11 型 Q 表测量了不同温度 T 和频率 f 下的电容量 C 和损耗值 $\tan \delta$, 结果如图 3 和图 4 所示。由图 3 可见, TiO_2 陶瓷 BLC 的电容温度稳定性较好, 在 20~100℃ 内的 $\Delta C/C_{20^\circ\text{C}}$ 不超过 10%。 C 随 T 升高而增大, 这是由于弱束缚电子的热运动随 T 升高而加剧, 电子松弛极化增加, 使 ϵ 增大。

图 4 表示样品的 $\epsilon, \tan \delta$ 与测试频率的关系, 它反映了电子松弛极化的特征。随着外电场频率的增高, 电子松弛极化来不及建立, 所以 ϵ 减小; 而 $\tan \delta$ 表示外电场变化一周对介质加热和冷却的能量差, 频率升高时, 极化滞后于外电场的变化, 对介质的加热大于冷却, 介质消耗外电场的能量, 故 $\tan \delta$ 增大。

4. 结论

(1) 采用液相喷雾干燥法制得的 $\text{Nb}^{5+}, \text{Ba}^{2+}$ 微量掺杂的 TiO_2 粉料为超细粉末, 平均粒径为 $0.1 \mu\text{m}$ 。

(2) TiO_2 陶瓷 BLC 在空气中 1400℃ 保温 2h 一次烧成, 介电常数达 72000。

图3 TiO_2 陶瓷 BLC 的 $C-T$ 关系(1kHz)图4 TiO_2 陶瓷 BLC 的 ϵ , $\tan\delta$ 与 f 的关系(20°C)

(3) 随着烧结温度升高, 试样的介电常数增大, 介质损耗和绝缘电阻率降低。

(4) 本文介绍的 TiO_2 陶瓷 BLC 的晶粒半导体化是由于 Nb^{5+} 对 Ti^{4+} 的不等价置换固溶, 绝缘性晶界层是由于 Ba^{2+} 离子在晶界上偏析形成的。

(5) 试样的电容量随测试温度升高而增大, 在 $20\sim100^\circ\text{C}$ 的变化率小于 10%, ϵ 和 $\tan\delta$ 与频率的关系符合电子松弛极化的特征。

本文实验得到中国科学院电子学研究所金战英、朱基生、万小文等同志的帮助, 结构分析得到王和珍、金如良和中国科学院力学研究所李端义同志的帮助, 作者深表感谢。

参 考 文 献

- [1] S. Waku, *Rev. Electr. Commun. Lab.*, 15(1967)9/10, 687—715.
- [2] 古贺邦彦, 通研实报, 23(1974)3, 1513—1517.
- [3] M. F. Yan et al., in *Advances in Ceramics*, ed. L. M. Levinson, The American Ceramic Society, Columbus, OH, Vol. 7, (1983), 226—238.
- [4] C. J. Chen et al., *J. Mater. Sci.*, 24(1989), 287—2878.
- [5] M. F. Yan et al., in *Advances in Ceramics*, ed. L. M. Levinson, The American Ceramic Society, Columbus, OH, Vol. 6, (1983), 255—273.

STUDY OF TiO_2 CERAMIC GRAIN BOUNDARY LAYER CAPACITOR

Ni Daiqin

(Research Institute of Synthetic Crystals, Beijing 100018)

Yang Liangui

(Institute of Electronics, Academia Sinica, Beijing 100080)

Abstract A systematic study of TiO_2 ceramic boundary layer capacitor (BLC) is made. TiO_2 ultrafine powder microdoped with Nb^{5+} , Ba^{2+} is prepared by spray drying. The relations between the dielectric properties of TiO_2 and the sintering temperature, measuring conditions are studied. The mechanism of TiO_2 ceramic BLC is illustrated.

Key words TiO_2 ceramic; Grain Boundary Layer Capacitor; Dielectric property