

随机逼近用于中心设计的一种新方法

王银娟 杨林耀 吴大正

(西安电子科技大学, 西安 710071)

摘要 本文提出了一种新的中心设计方法。该方法将一维搜索法与随机逼近优化法相结合, 利用二次模型对参数空间上电路的响应进行近似, 采用相关抽样和二次模型对设计参数的不同中心值进行 Monte Carlo 分析, 估计电路的成品率。实例表明, 该方法收敛较快, 进行优化设计所需时间较少。

关键词 电路 CAD; 中心设计; 最优化设计; 随机逼近

1. 引言

在电路的实际制造过程中, 由于各种随机因素的影响, 电路中元件参数的实际值并不等于其标称值, 而是在一定的容差范围内变化。这样, 很可能有一部分电路的性能不满足指标要求。通常, 满足性能指标要求的电路在电路生产总量中所占的比例称为电路的成品率。中心设计的目的就是在元件参数的容差固定情况下 (元件参数的容差一般由工艺条件决定), 调整元件参数的标称值, 使成品率达最高。因此, 中心设计可以降低电路的成本, 它是电路优化设计的一个重要部分。

随着电子技术的迅速发展, 电路的规模越来越大。对大规模电路进行优化设计, 所需的计算量很大。本文针对这一问题, 提出了一种新的中心设计方法。该方法的主要过程如下: (1) 调用电路分析程序, 建立近似电路响应的二次模型。(2) 利用二次模型估计电路的成品率及其梯度值。(3) 沿成品率梯度反方向进行一维搜索, 并根据随机逼近理论选择优化迭代过程中的步长。(4) 采用相继两次迭代的成品率之差小于某一常数 ε 作为收敛准则。

2. 随机逼近用于中心设计

若电路中元件参数的数目为 n , $X = [x_1, x_2, \dots, x_n]^T$ 表示元件参数的参数矢量, 其概率密度函数为 $p(X, X^0)$, 其中 $X^0 = [x_1^0, x_2^0, \dots, x_n^0]^T$ 为元件参数的中心值矢量。 $T = [t_1, t_2, \dots, t_n]^T$ 表示元件参数的容差, f_i^+ 和 f_i^- 分别表示第 i 个性能指标 $f_i(X)$ 的上、下限。定义容差域为

$$R_T = \{X \in R^n, (X^0 - T) \leq X \leq (X^0 + T)\}$$

可行域为

$$R_s = \{X \in R^n, f_i^- \leq f_i(X) \leq f_i^+, i = 1, 2, \dots, m\}$$

上式中 m 为性能指标数。参数空间 R^n 中可行域 R_s 的特征函数为

$$I(\mathbf{X}) = \begin{cases} 1, & \mathbf{X} \in R_a \\ 0, & \mathbf{X} \notin R_a \end{cases} \quad (1)$$

成品率可表示为^[1]

$$\begin{aligned} Y(\mathbf{X}^0) &= \int_{R_a} p(\mathbf{X}, \mathbf{X}^0) d\mathbf{X} = \int_{R^n} I(\mathbf{X}) p(\mathbf{X}, \mathbf{X}^0) d\mathbf{X} \\ &= E[I(\mathbf{X})] \end{aligned} \quad (2)$$

上式中 $E[\cdot]$ 表示 $[\cdot]$ 的均值。中心设计可表示为

$$\max_{\mathbf{X}^0} Y(\mathbf{X}^0) \quad (3)$$

求解(3)式的困难在于不能得到成品率的准确表示式。因而无法得到成品率的准确值。通常,只能在给定 $\mathbf{X}^0$ 的条件下通过模拟得到成品率 $Y(\mathbf{X}^0)$ 的估计值 $\hat{Y}(\mathbf{X}^0)$ 。如果可以在参数空间的任何点对成品率及其梯度进行计算或测量,且满足 $E[\hat{Y}(\mathbf{X}^0)] = Y(\mathbf{X}^0)$, $E[\nabla_{\mathbf{X}^0} \hat{Y}(\mathbf{X}^0)] = \nabla_{\mathbf{X}^0} Y(\mathbf{X}^0)$ (式中 $\nabla_{\mathbf{X}^0} Y(\mathbf{X}^0)$ 和 $\nabla_{\mathbf{X}^0} \hat{Y}(\mathbf{X}^0)$ 分别表示成品率在 $\mathbf{X}^0$ 处的梯度及其估计值),则可采用一个迭代的一维搜索过程求解(3)式。

将随机逼近理论用于一维搜索过程,可得(3)式的优化迭代公式为^[2,3]

$$\mathbf{X}_k^{(i+1)} = \mathbf{X}_k^{(i)} + a_k^{(i)} \nabla_{\mathbf{X}_k^0} \hat{Y}(\mathbf{X}_k^0) \quad (4)$$

其中 $K = 1, 2, \dots$ 表示第 K 次一维搜索过程, $i = 0, 1, 2, \dots$ 表示第 K 次一维搜索过程中的第 i 次迭代。 $a_k^{(i)}$ 为满足下列条件的正实数序列:

$$\left. \begin{aligned} \sum_{i=0}^{\infty} a_k^{(i)} &= \infty, & \sum_{k=1}^{\infty} a_k^{(i)} &= \infty \\ \sum_{i=0}^{\infty} [a_k^{(i)}]^2 &< \infty, & \sum_{k=1}^{\infty} [a_k^{(i)}]^2 &< \infty \end{aligned} \right\} \quad (5)$$

在满足(5)式的条件下,步长 $a_k^{(i)}$ 可按如下方式选取;设 $b_k^{(i)}$ 为满足(5)式的另一序列,并取 $b_k^{(i)} = 1/(K+i)$, $K = 1, 2, \dots$, $i = 0, 1, 2, \dots$ 。在一维搜索过程中,若成品率随迭代次数 i 的增加一直在增加,则取步长 $a_k^{(i)} = b_k^{(i)}$;若随迭代次数 i 的增加,成品率出现减小,则从第 $(i-1)$ 次迭代中所得到的中心值 $\mathbf{X}_k^{(i-1)}$ 开始,步长按调和序列递减,即取步长 $a_k^{(i)} = b_k^{(j)}$,其中 $i > q$, q 为成品率开始出现减小时的迭代次数, $j = i - q$ 表示迭代过程中成品率出现减小后的第 j 次迭代。

在求得了步长以后,实现上述优化方法的关键是求得成品率梯度的估计值。

3. 成品率及其梯度的估计

成品率表示式(2)式的无偏估计可借助 Monte Carlo 方法得到,其值为

$$\hat{Y}(\mathbf{X}^0) = \frac{1}{N} \sum_{i=1}^N I(\mathbf{X}_i) \quad (6)$$

其中 $\mathbf{X}_i$ 是根据 $\mathbf{X}$ 的概率密度函数 $p(\mathbf{X}, \mathbf{X}^0)$ 所得的第 i 个抽样矢量。本文利用电路性能指标的二次模型,采用相关抽样计算(6)式的成品率估计值。

如果 $p(\mathbf{X}, \mathbf{X}^0)$ 可微,且 $p(\mathbf{X}, \mathbf{X}^0) \neq 0$, 则成品率梯度的估计式为^[4]

$$\nabla_{\mathbf{X}^0} \hat{Y}(\mathbf{X}^0) = \frac{1}{N} \sum_{i=1}^N \nabla_{\mathbf{X}^0} \ln[p(\mathbf{X}_i, \mathbf{X}^0)] [2I(\mathbf{X}_i) - 1] \quad (7)$$

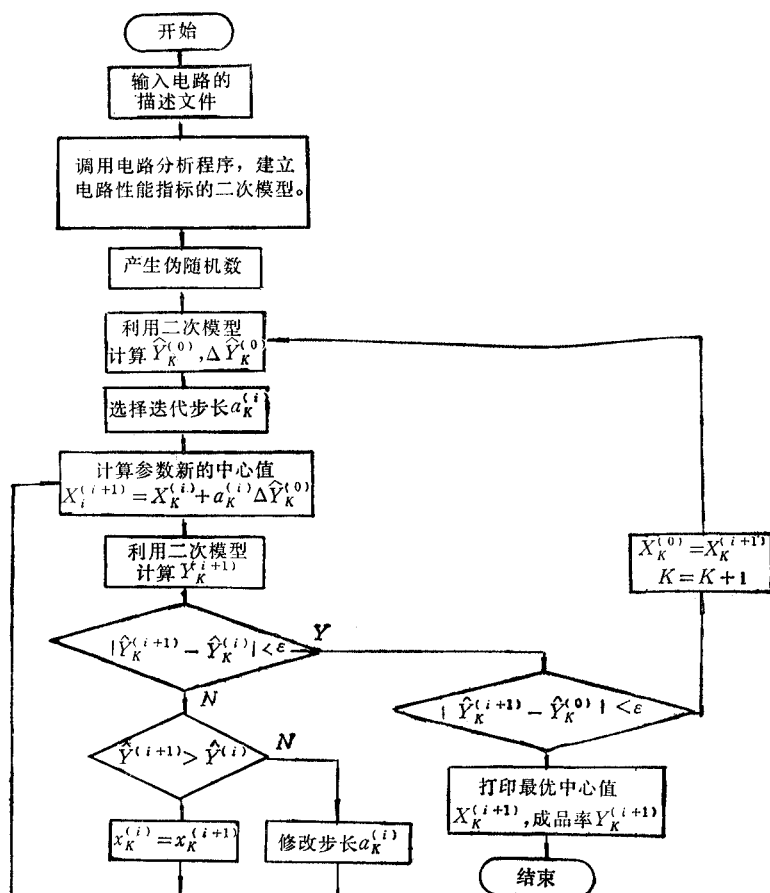


图1 流程图

若概率密度函数 $p(\mathbf{X}, \mathbf{X}^0)$ 为正态分布, 则(7)式可表示为

$$\nabla_{\mathbf{X}^0} \hat{Y}(\mathbf{X}^0) = \frac{1}{N} C^{-1} \sum_{i=1}^N [2I(\mathbf{X}_i) - 1][\mathbf{X}_i - \mathbf{X}^0] \quad (8)$$

其中 C^{-1} 表示协方差矩阵的逆。

通常 $I(\mathbf{X}_i)$ 需要通过 Monte Carlo 方法进行大量的电路分析求得。为了减少优化过程中所需的电路分析次数, 本文利用二次模型代替电路分析。同时, 为了保证判敛准则的有效性和精度, 在 Monte Carlo 方法中采用了相关抽样。

4. 二次模型的建立

电路性能指标 $f(\mathbf{X})$ 的二次模型可表示为

$$f(\mathbf{X}) = d_0 + \sum_{i=1}^n d_i (x_i - x_i^0) + \sum_{\substack{i,j=1 \\ i > j}}^n d_{ij} (x_i - x_i^0)(x_j - x_j^0) \quad (9)$$

为了求得(9)式的系数, 首先在参数空间的容差域中随机选取 m 个点 $\mathbf{X}^1, \mathbf{X}^2, \dots, \mathbf{X}^m$, ($n+1 \leq m \leq 2n+1$), 利用最大平坦近似方法^[4]可求得(9)式的系数为

$$d_{ij} = \begin{cases} 0, & i \neq j \\ \{[f(\mathbf{X}^{n+1+i}) - f(\mathbf{X}^1)]/\alpha_i - [f(\mathbf{X}^{i+1}) - f(\mathbf{X}^1)]/\beta_i\}/(\alpha_i - \beta_i), & i = j, \text{ 且 } i = 1, 2, \dots, K \\ 0, & i = j, \text{ 且 } i = K+1, K+2, \dots, n \end{cases}$$

$$d_0 = f(\mathbf{X}^1)$$

$$d_i = [f(\mathbf{X}^{i+1}) - f(\mathbf{X}^1)]/\beta_i - \beta_i d_{ii}$$

式中 β_i 和 α_i 分别为元件参数容差的上下限。

综上所述,可得随机逼近用于中心设计的流程图如图 1 所示。

5. 计算实例

根据图 1 的流程图,在长城 0520CH 微机上编制了一套电路优化设计软件。利用该软件对图 2 所示的 $\mu A741$ 运放中的部分灵敏元件在表 1 的性能指标下进行优化设计,其结果如表 2 所示。电路成品率由初始的 8% 提高到 92%,整个优化过程只需 8min30s。

利用二次模型代替电路分析,分别采用随机逼近方法(SA)与本文所提出的优化方法对图 2 电路进行优化设计,其结果如表 3 所示。由表 3 可知,与 SA 方法相比较,本文提出的优化方法迭代次数减少三分之二,优化设计所需机时减少近二分之一。

6. 结论

本文针对大规模集成电路优化设计时间长及随机逼近方法收敛速度慢,迭代次数多的缺点,提出了一种新的中心设计方法。实例表明,该方法收敛速度快,进行优化设计所需时间少。

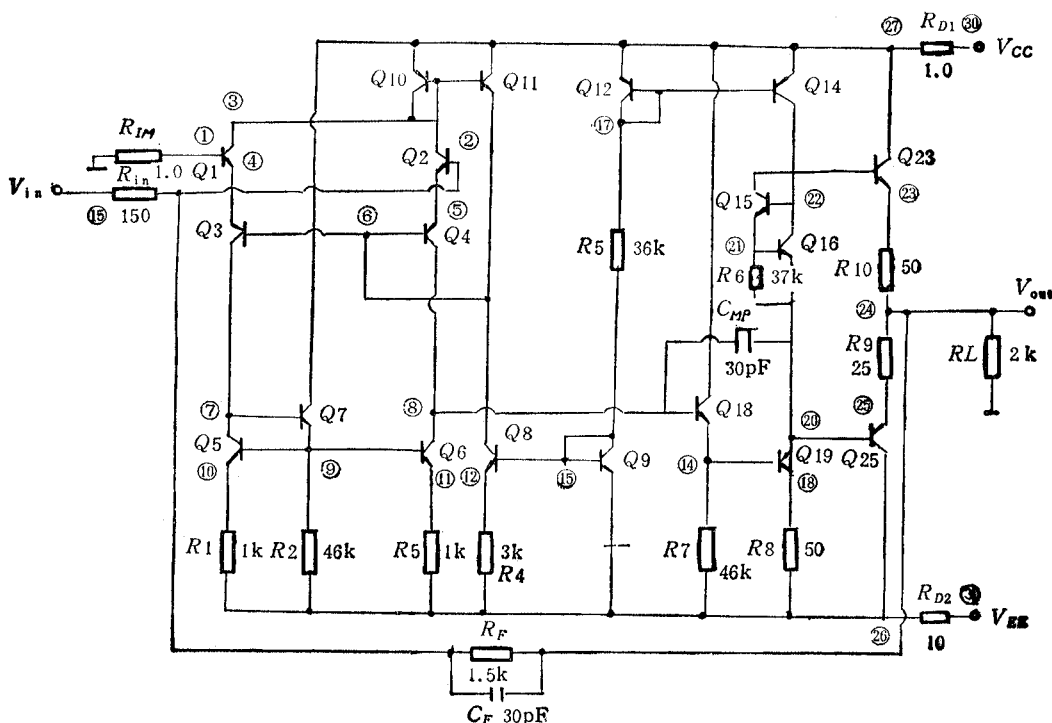


图 2 $\mu A741$ 运放电路

表 1 性能指标

性能名称	电压增益	电路功耗(mW)	3dB 带宽增益A
指标要求	≥ 9.995	≤ 50	$7.0 \leq A \leq 7.5$

表 2 $\mu A741$ 运放优化设计结果

参数名称	初始值	最优值
$R_2(k\Omega)$	46	50.6283
$R_3(k\Omega)$	36	39.6221
$R_4(k\Omega)$	37	40.7228
$R_7(k\Omega)$	46	50.6283
β_{PNP}	20	24.0246
β_{NPN}	80	96.0985

表 3 本文优化方法与 AS 方法的比较

方 法	初始成品率(%)	最终成品率(%)	迭代总次数	运行时间
SA 方法	8	86	31	14min2s
本文方法	8	92	12	8min30s

参 考 文 献

- [1] Z. H. Wang, R. H. Liu, C. Z. Fan, Yield Simulation and Optimization for Electronic Circuits, ICCAS, Nanjing, China, (1989), pp. 334—337.
- [2] M. A. Stybinski, A. Ruszczyński, *Electron. Lett.*, 19(1983)8, 300—302.
- [3] M. A. Stybinski, Statistic Circuit Design with a Dynamic Constraint Approximation Scheme, ISCAS, Newport Beach, California, (1983), pp. 554—557.
- [4] R. M. Biernacki, J. W. Bander, Jian Song, Qijun Zhang, *IEEE Trans. on CAD*, CAD-36(1989)11, 1449—1454.

A NEW APPROACH FOR DESIGN CENTERING BASED ON STOCHASTIC APPROXIMATION

Wang Yinjuan Yang Linyao Wu Dazheng

(Xidian University, Xi'an 710071)

Abstract A new optimization technique which combines one dimension exploration with stochastic approximation is presented. A quadratic model is used to approximate the response of a circuit over a parameter space. The circuit yield for different design center values is estimated using correlated sampling and quadratic model via Monte Carlo method. An example shows that the convergence of this approach is faster and required CPU-time is less.

Key words CAD of circuits; Design centering; Optimal design; Stochastic approximation