

用 ADSP21062 实现机载 L-SAR 实用系统的预处理¹

吴淑梅 禹卫东

(中国科学院电子学研究所 北京 100080)

摘 要 该文介绍的预处理板,是根据机载 L-SAR 实用系统的技术要求设计完成的。它采用 AD 公司的最新高速数字处理芯片 ADSP21062 来实现预处理功能。采用这种方法研制的预处理板,预滤波比可以根据不同的需要灵活地改变,运算精度也大大地提高。本文详细介绍了预处理器的原理及实现。

关键词 合成孔径雷达, 预滤波, ADSP21062

中图分类号 TN799

1 引言

机载合成孔径雷达 (SAR) 是一种高分辨率成像雷达,它能够全天时全天候地成像。机载 SAR 的应用范围很广,可以用于洪水监测,地面植被的勘测等。

1994 年中国科学院电子学研究所成功地研制了 SAR 实时成像处理器^[1],它是与中国科学院电子学研究所研制的机载 SAR 系统相配套的,能够做到实时成像处理、实时显示和实时记录。预处理器(也称预滤波器)是实时成像处理器的重要组成部分,它接收来自 A/D 的数据,经预处理后输出给方位处理进行成像运算。经过预处理后,将多普勒带宽降到方位处理所需的范围,同时大大减少了方位处理的数据量。根据实际应用需求,目前需要对原有的 L-SAR 系统及其实时成像处理器进行实用化改造,使之成为一个实用系统。

原来的预处理板采用乘法累加器方案,由于技术条件所限,使用专用的乘法器和分离的加法器、存储器以及控制电路来实现。在预处理板的硬件结构已确定的情况下,预滤波比不能改变,因此不能满足 L-SAR 实用系统预滤波比可变的要求。而且所用的器件多,硬件控制电路复杂,性能不够稳定。

使用 ADSP21062 来实现预处理,可以大大简化硬件电路,预处理功能主要由软件来完成,只用一片 ADSP21062 就可以完成 I 路(或 Q 路)的滤波功能,芯片内的大容量静态存储器完全能够满足预滤波的要求,不需外加存储器,可以将原来的两块预处理板减少到一块板。另外采用 ADSP21062 的最大优点是可以灵活地改变预滤波比,同时 ADSP21062 芯片内部 32 位浮点运算精度比原来分离器件的 16 位定点运算精度将会大大提高,满足了 L-SAR 实用系统对不同分辨率成像的要求。

2 预处理器的输入输出技术指标

输入数据速率:时钟频率 $CLK=4.7MHz$; 输入脉冲重复频率: $PRF \leq 1200Hz$; 距离向的采样点数: 4096 个点; 预滤波比: $K_p = 16 \sim 20$; 输出脉冲重复频率: $PRF \leq 1200Hz / K_p$ 。

3 预处理器的功能和原理

预处理器接收来自 A/D 缓存的数据,经过预滤波运算后,输出给转置存储器 (CTM),之后送入方位处理器进行处理,得到雷达图像。

预处理器的主要功能有以下两个方面:

(1) 由于方位处理所需的多普勒带宽大大小于雷达回波的多普勒带宽,预滤波器有效地去除了多余的多普勒带宽。

(2) 在不影响成像质量的前提下,降低进入方位处理器和 CTM 的数据量和数据率,以减少方位处理的运算速率要求和 CTM 的存储容量。

L-SAR 改造实用系统要求预滤波器以 16~20 的预滤波比对输入信号进行处理和重采样,把输入多普勒带宽压缩到方位处理所需的范围。

与一般的滤波器结构有所不同, SAR 预处理是沿方位向对数据进行滤波处理的。由于 SAR 回波数据是沿距离向输入给预滤波,而我们需要沿方位向进行滤波处理,因此需要输入若干条

¹ 1999-07-22 收到, 2000-01-09 定稿

回波数据线后,将每一条回波线相同距离波门的数据进行滤波处理,经过再次采样后,每 K_p 条回波线输出一条线。在预滤波比为 16 的情况下,每输入 16 条回波数据线输出一条线。如果选用 32 阶滤波器,可采用两个滤波器同时工作来完成滤波功能,预滤波的过程是将输入的 32 条回波数据线进行方位向滤波处理,输出一条回波数据线,而且两个滤波器处理的回波数据线之间要有 50% 的重合,两个滤波器交替输出,最终实现每 16 条回波数据线输出一条线。

4 预处理的实现

预处理主要采用 AD 公司的高速 DSP 芯片 ADSP21062 来完成,它的实现包括硬件电路的设计和预处理功能的软件实现。

4.1 预滤波器的硬件设计 在预滤波器的设计中,需要两片 ADSP21062 来分别完成 I、Q 两路预滤波,硬件电路板采用欧洲标准模板,直接插入 VME 总线机箱,可以由机箱控制加电和复位。具体硬件实现如图 1 所示。

预滤波器输入数据时钟频率为 4.7MHz,即 210ns 时钟周期,而 ADSP21062 是 40MHz 的时钟频率,25ns 的指令周期,所以在输入一个数据的 210ns 的时间内 ADSP21062 可以执行 8 条指令,有充分的时间完成乘法运算、加法运算、输入输出等操作。另外由于脉冲重复频率 $PRF \leq 1200\text{Hz}$,也就是说要在 $800\mu\text{s}$ 的时间里完成距离向 4096 点的运算。

如图 1 所示, I、Q 两路数据分别输入到两个 ADSP21062 芯片中进行运算,然后输出给转置存储器。

每一路数据的输入和输出都是通过 ADSP21062 的握手 (Shakehand) DMA^[2](直接存储器存取) 方式来的完成的。DMA 可以通过输入输出接口直接与外部数据通信,不占用 CPU 的运算时间,从而充分发挥了 ADSP21062 的全部运算能力。ADSP21062 的握手 DMA 带有两个外部握手控制信号 DMAR_x 和 DMAG_x ^[3]: DMAR_x 是 DMA 写请求信号,由 A/D 输入时钟信号 CLK 提供, DMAG_x 是 DMA 写允许信号。ADSP21062 接到 DMAR 请求信号后,发出 DMAG 允许信号,数据在 DMAG 下降沿到来时开始输入,这种握手 DMA 方式能够将 A/D 输出的数据同步输入到 ADSP21062 中,不需要使用 FIFO(先入先出存储器)。而一般 DMA 方式输入输出都需要使用 FIFO(这是由于 ADSP21062 的读写频率与输入数据的时钟频率不同步,故需要 FIFO 来缓冲) 才能使输入输出数据与 ADSP21062 的读写操作同步。

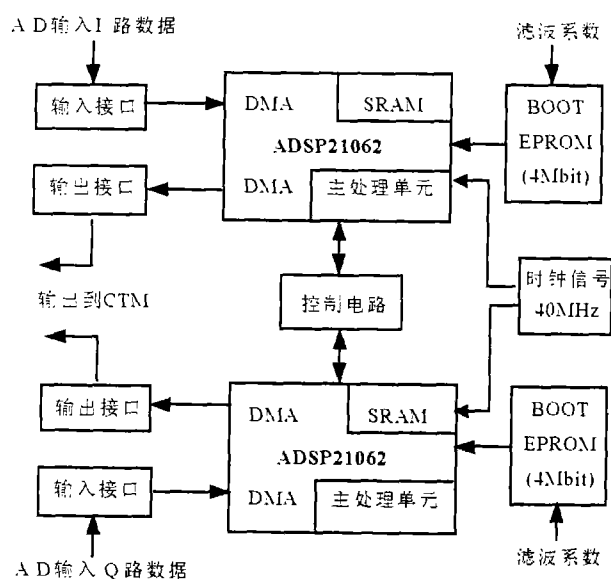


图 1 预处理器的硬件实现框图

图 1 中 4Mbit 的 EPROM 用来存放预滤波的程序和滤波器系数, 当开机上电复位时, 程序自动加载到 ADSP21062 中开始运行。

控制电路部分用来产生输出给转置存储器的时钟信号和脉冲重复频率 PRF, 并保证 I 和 Q 两路输出数据同步。

4.2 预滤波器的软件实现 预滤波器的软件主要由两部分组成: 预滤波器系数的设计和预滤波运算程序。为了防止预滤波产生相位失真, 预滤波器必须是线性相位滤波器, 所以采用有限冲击响应 (FIR 型) 滤波器, 经过比较, 选择积分混叠能量最小的滤波器^[4], 设计滤波器阶数可以为 32 阶或 48 阶。如果是 32 阶, 可以采用奇、偶两个滤波器同时工作, 其中奇、偶两个滤波器有 50% 的距离线重合, 两个滤波器相差 16 条回波数据线, 每一条回波数据线的数据进行方位向累加运算后, 奇偶两个滤波器交替输出。若阶数为 48 阶, 则需要 3 个滤波器分别与系数相乘, 经过累加后 3 路数据交替输出, 完成预滤波过程。

预滤波运算主要包括: ADSP21062 初始化设置, ADSP21062 中断设置, 输入输出控制, DMA 方式设置, 乘法累加运算等过程。

图 2 所示的是输入和输出数据在 ADSP21062 的内部存储器分配示意图。输入和输出分别采用乒乓式结构, 输入数据通过 DMA 方式输入, 放在内存的两块地址空间 (INPUT 和 INPUT'), 由于距离向有 4096 个数据, 所以每一块地址空间的大小为 $4096 \times 32\text{bit}$, 当数据向一块内存输入数据时, 另一块内存数据送入主运算单元, 与滤波系数相乘, 进行乘法累加运算, 两个内存块由输入控制交替工作。

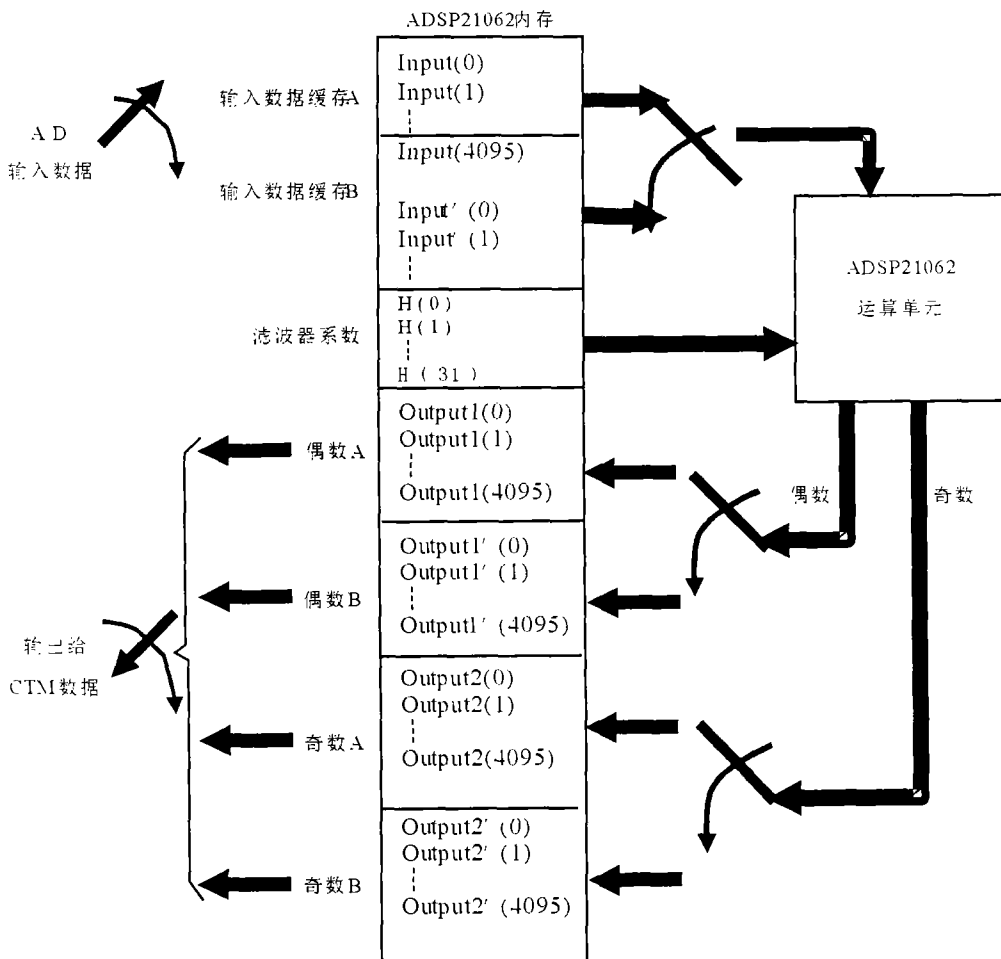


图 2 数据在 ADSP21062 内存空间分配示意图

运算完的数据分为奇偶两路, 分别放在 ADSP21062 的内存空间, 它与输入一样, 需要两块地址空间, 运算后的数据向缓存 A 输入时, 缓存 B 的数据输出, A, B 中的数据通过控制交替输出。在整个软件设计中, 预滤波比和滤波器阶数可以通过重新设置来灵活地改变。整个运算过程都采用 32bit 浮点, 只有在输入、输出时, 才进行定点-浮点和浮点-定点的转换。

5 结 论

通过以上对预处理原理的分析以及预处理板设计研制的介绍, 可以看出, 使用 ADSP21062 来实现预处理比原来的预处理板性能有很大的提高, 不但预滤波比可以改变, 而且运算精度也大大提高了。目前预处理板的研制工作已经完成, 其中包括硬件电路调试, 软件程序的编写和调试, 接口时序关系的测试等。在实时成像处理器整机测试和联调中预处理器各方面性能指标都达到和超过了 L-SAR 实用系统的要求。

参 考 文 献

- [1] 朱锡兴, 荆麟角等, 机载 SAR 实时成像处理器的研制, 电子科学学刊, 1995, 17(2), 220-224.
- [2] 禹卫东, 吴淑梅, ADSP2106X 中 DMA 的应用, 电子技术应用, 2000, 26(6), 69-72.
- [3] ADSP-2106x SHARC user's manual, Analog Devices, 1995.
- [4] W. Medlin, W. Adams, Lagrange multiplier approach to the design of FIR filters for multirate applications, IEEE Trans. on Circuits and Systems, 1988, CAS-35(10), 1210-1219.

REALIZING PRE-FILTER OF AIRBORNE OPERATIONAL L-SAR SYSTEM WITH ADSP21062

Wu Shumei Yu Weidong

(Institute of Electronics, Chinese Academy of Sciences, Beijing 100080)

Abstract This paper presents the design of pre-filter which can meet the requirements of airborne operational L-SAR system. Pre-filtering processing is carried out with the newest high-speed ADSP21062 chip from AD company. Pre-filtering ratio is changable according to different demands and the precision of calculation is improved in this design. In this paper, the principle and realization of pre-filter is introduced in detail.

Key words SAR, Pre-filter, ADSP21062

吴淑梅: 女, 1969 年生, 工程师, 现从事合成孔径雷达实时成像处理器的研制工作。
禹卫东: 男, 1969 年生, 研究员, 研究方向为合成孔径雷达信号处理及系统设计。