第 37 卷第 2 期　电 子 与 信 息 学 报　Vol.37 No.2
2015 年 2 月　Journal of Electronics & Information Technology　Feb. 2015

一种考虑空间关联工艺偏差的统计静态时序分析方法

喻　伟[①②]　杨海钢[*①]　刘　洋[①]　黄　娟[①]　蔡博睿[①]　陈　锐[①②]
[①](中国科学院电子学研究所　北京　100190)
[②](中国科学院大学　北京　100086)

摘　要：为了准确评估工艺参数偏差对电路延时的影响，该文提出一种考虑空间关联工艺偏差的统计静态时序分析方法。该方法采用一种考虑非高斯分布工艺参数的二阶延时模型，通过引入临时变量，将 2 维非线性模型降阶为 1 维线性模型；再通过计算到达时间的紧密度概率、均值、二阶矩、方差及敏感度系数，完成了非线性非高斯延时表达式的求和、求极大值操作。经 ISCAS89 电路集测试表明，与蒙特卡洛仿真(MC)相比，该方法对应延时分布的均值、标准差、5%延时点及 95%延时点的平均相对误差分别为 0.81%, −0.72%, 2.23%及−0.05%，而运行时间仅为蒙特卡洛仿真的 0.21%，证明该方法具有较高的准确度和较快的运行速度。

关键词：集成电路；统计静态时序分析；空间关联；非高斯非线性；工艺偏差；延时模型

中图分类号：TN402　**文献标识码**：A　**文章编号**：1009-5896(2015)02-0468-09

DOI: 10.11999/JEIT140295

A Statistical Static Timing Analysis Incorporating Process Variations with Spatial Correlations

Yu Wei[①②]　Yang Hai-gang[①]　Liu Yang[①]　Huang Juan[①]　Cai Bo-rui[①]　Chen Rui[①②]
[①](*Institute of Electronics*, *Chinese Academy of Sciences*, *Beijing* 100190, *China*)
[②](*University of Chinese Academy of Sciences*, *Beijing* 100086, *China*)

Abstract: To evaluate effects of process variations on circuit delay accurately, this study proposes a Statistical Static Timing Analysis (SSTA) which incorporates process variations with spatial correlations. The algorithm applies a second order delay model that taking into account the non-Gaussian parameters - by inducting the notion of ‘conditional variables’, the 2D non-linear delay model is translated into 1D linear one; and by computing the tightness probability, mean, variance, second-order moment and sensitivity coefficients of the circuit arrival time, the sum and max operations of non-linear and non-Gaussian delay expressions are implemented. For the ISCAS89 benchmark circuits, as compared to Monte Carlo (MC) simulation, the average errors of 0.81%, −0.72%, 2.23% and −0.05%, in the mean, variance, 5% and 95% quantile points of the circuit delay are obtained respectively for the proposed method. The runtime of the proposed method is about 0.21% of the value of Monte Carlo simulation. The experimental results prove that the high accuracy of the SSTA is reliable.

Key words: Integrated Circuit (IC); Statistical Static Timing Analysis (SSTA); Spatial correlations; Non-gaussianity and non-linearity; Process variations; Delay model

1　引言

随着集成电路工艺的特征尺寸缩小到纳米尺度，工艺参数偏差的影响变得越来越显著。这些工艺偏差导致了芯片电气参数随机变化，并给电路的时序评估带来极大挑战。为了解决工艺偏差带来的影响，传统的静态时序分析(Static Timing Analysis, STA)，通过在不同的工艺角下执行时序裕量检查，来实现电路的时序评估。然而，随着工艺参数偏差源的增多，需要考虑的工艺角数量随之增多，基于多工艺角的 STA 变得越来越费时；而且由于片内逻辑门不同位置的工艺参数存在空间关联，多工艺角 STA 也没有考虑到这些关联统计信息，从而使得评估结果过于悲观。在利用这些悲观结果指导时序优化时，将会造成严重的资源浪费，并影响到电路功耗、面积等其他性能参数的评估。

因此，与传统多工艺角 STA 相比，统计静态时序分析(Statistical Static Timing Analysis, SSTA)显得更为可靠。SSTA 的处理对象为延时的概率分布函数(Probability Distribution Function, PDF)和累计分布函数(Cumulative Distribution Function, CDF)，换句话说，SSTA 利用工艺参数偏差的统计

2014-03-06 收到，2014-06-09 改回
国家科技重大专项(2013ZX03006004)和国家自然科学基金(61106033)资助课题
*通信作者：杨海钢　yanghg@mail.ie.ac.cn

信息来评估最终延时的统计分布。尽管影响 SSTA 延时变化的因素很多[1−9]，但随着工艺尺寸的不断缩小，在深亚微米尺度下工艺参数偏差仍然是影响延时变化的最大因素。考虑工艺参数偏差的 SSTA 方法虽不是最新的研究热点，但在算法分析方面还是为国内的研究开展提供了方向；而且从目前 SSTA EDA 工具的开发经验来看，考虑工艺参数偏差的 SSTA 方法显得更切实际。

考虑工艺偏差的 SSTA 方法大致可以分为两类：一类是基于路径的方法[6]，这类方法通常先利用传统的 STA 方法找到一定数量的关键路径，然后再采用基于路径的分析流程来运行参数化 SSTA，由于需要遍历一定数量的路径，其时间代价往往较高；另一类是基于块的方法[7−9]，这类方法通常先采用基于项目评估技术[10](Program Evaluation and Review Technique, PERT)的拓扑技术遍历时序图，然后再完成从输入到输出的延时分布传递，由于不需逐个遍历路径，其时间代价相对较小。从区分工艺参数分布和延时依赖关系的角度看，这些基于块的 SSTA 方法大致又可以分为 4 类：(1)线性高斯 SSTA，在这类方法中，研究人员将工艺参数假设为高斯分布，在利用主元分析(Principle Component Analysis, PCA)技术[11]把那些空间关联高斯变量转换为彼此独立高斯变量后，将延时表示为独立高斯变量的一阶线性表达式，如文献[7]，这类方法忽略了工艺参数的非高斯分布形式和延时变量的非线性表示方式，因而是一种不完备的 SSTA 分析方法；(2)非线性高斯 SSTA：在这类方法中，研究人员仍将工艺参数假设为高斯分布，在利用 PCA 技术进行变量转换后，将延时表示为独立高斯变量的非线性表达式，特别是二阶表达式，如文献[8]，由于这类方法同样忽略了工艺参数的非高斯分布形式，所以也是一种不完备的 SSTA 分析方法；(3)线性非高斯 SSTA：在这类方法中，研究人员不再将工艺参数局限于高斯分布，可以是任意非高斯分布，在利用独立元分析(Independent Component Analysis, ICA)技术[12]把那些空间关联非高斯变量转换为彼此独立非高斯变量后，将延时表示为工艺参数的一阶线性表达式，如文献[9]。由于这类方法也忽略了延时变量的非线性表示方式，同样是一种不完备的 SSTA 分析方法；(4)非线性非高斯 SSTA：这类方法是其他 3 类方法的综合，工艺参数既能满足任意分布，延时又可以是工艺参数的非线性表达式，因此是一种更通用更完备的方法。

基于以上分析，本文提出了一种基于块的考虑空间关联非高斯分布工艺偏差的非线性统计静态时序分析方法。这种方法首先假设了芯片内不同位置的工艺参数存在空间关联性，使其更加符合实际情况；然后将工艺参数假设为高斯分布和非高斯分布并存的情形，并将延时表示为工艺参数的二阶表达式；最后利用降阶方法将非线性延时模型降阶为线性延时模型，通过计算延时的紧密度概率、均值、二阶矩、方差及敏感度系数，完成非线性非高斯延时表达式的求和及求极大值操作。本文方法避免了前文方法中工艺参数的不完备表达，改进了延时变量的建模方法，并提高了 SSTA 分析的完整性和准确性。

2　工艺参数的空间关联与电路延时的非高斯非线性属性

2.1 SSTA 中的工艺参数空间关联

为了探究芯片内逻辑门不同位置工艺参数之间的空间关联性，本文借鉴了文献[7]提出的方格树模型，如图 1 所示。在此模型中，芯片被抽象为一个多层次的方格树，在树的第 i 层，芯片被划分为 $2^i \times 2^i$ 个方格。这种树形结构在不同层次的方格间形成一种等级关系，若较高层的一个方格和较低层的某些方格共享面积，那么较高层的这个方格就被称为父方格，较低层的方格则被称为子方格。对于同一个方格内的不同逻辑门，它们具有相同的工艺参数敏感度，如顶层内的所有逻辑门就具有相同的工艺参数敏感度；对于不同方格内的不同逻辑门，其工艺参数的空间关联性由它们的父方格所决定。

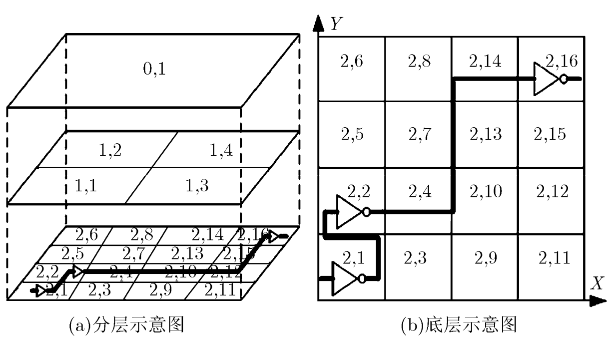


图 1　工艺参数空间关联的方格模型示意图

在每一个方格内，本文用一个单独的随机变量表示一个工艺参数，最底层方格内的逻辑门工艺参数是由其自身方格内的工艺参数和所有父方格内的工艺参数共同决定的。例如在图 1(a)中，方格[0,1]为[1,1]的父方格，方格[1,1]为[2,1]的父方格，那么方格[2,1]内的逻辑门沟道长度 $L(2,1)$ 就可以表示为如式(1)与物理位置相关的参数化表达式：

$$L(2,1) = L_0 + \Delta L_{2,1} + \Delta L_{1,1} + \Delta L_{0,1} \tag{1}$$

其中，L_0 为沟道长度本征值，$\Delta L_{2,1}$，$\Delta L_{1,1}$，$\Delta L_{1,0}$ 分别表示方格[2,1], [1,1], [1,0]内的沟道长度偏差。

不同方格内工艺参数的空间关联程度是由其共同的父方格所决定的，例如方格[2,1], [2,2]及[2,16]内的逻辑门沟道长度分别可以表示为

$$\left.\begin{aligned} L(2,1) &= L_0 + \Delta L_{2,1} + \Delta L_{1,1} + \Delta L_{0,1} \\ L(2,2) &= L_0 + \Delta L_{2,2} + \Delta L_{1,1} + \Delta L_{0,1} \\ L(2,16) &= L_0 + \Delta L_{2,16} + \Delta L_{1,4} + \Delta L_{0,1} \end{aligned}\right\} \tag{2}$$

在式(2)中，方格[2,1]和[2,2]共享两个父方格($\Delta L_{1,1}, \Delta L_{0,1}$)，而方格[2,1]和[2,16]只共享一个父方格($\Delta L_{0,1}$)。因此，与方格[2,1]和[2,16]对应空间关联程度相比，方格[2,1]和[2,2]之间的工艺参数空间关联程度更高，这也表明两个逻辑门离得越近，其工艺参数空间关联程度越高，逻辑门的工艺参数变化越具有相似性。

另外需要指出的是：(1)空间关联仅局限于同一种工艺参数，不同的工艺参数之间彼此独立，例如方格[2,1]内的沟道长度仅与其它方格内的沟道长度存在关联，而和其它诸如栅氧化层厚度、半导体掺杂浓度等工艺参数没有关系；(2)对于一个3层的方格树，在表示最底层两个方格内任一工艺参数的关联关系时，需要一个16×16的协方差矩阵；(3)对于顶层方格，由于它是所有其它方格的父方格，所以它可以用来表示片外工艺参数偏差，而片内工艺参数偏差则可由其它层次的方格来表示，这样本文方格模型就可以表示所有的片内偏差和片外偏差。

2.2 SSTA 中的非高斯非线性

随着工艺尺寸的减小，电路延时呈现出越来越多的非高斯属性。实际分析时，一些工艺参数往往会极大地偏离高斯分布，如互连线的金属宽度会呈现出非对称的概率分布，半导体掺杂浓度会呈现出泊松分布等；同时由于片内空间邻近效应的存在，这些非高斯分布工艺参数彼此空间关联，若依据传统的 SSTA 方法将这些工艺参数表示为高斯分布，则很可能会导致电路延时的 PDF 严重偏离实际情形。

随着工艺尺寸的减小，电路延时也呈现出越来越多的非线性属性。因为逻辑门延时和互连线延时往往是工艺参数的参数化表达式，当工艺参数偏差较小时，一阶泰勒展开式足够精确；然而随着工艺参数偏差的增大，一阶线性表达式已不再适用，延时表达更多地呈现非线性特征。另外，对于基于块的 SSTA 方法，在时序图上传递延时分布时，执行了两个基本操作：求和、求极大值。求和一般适用于单输入逻辑单元，如反相器、缓冲器和互连线等，若输入信号到达时间和单输入逻辑单元延时都服从高斯分布，那么输出信号到达时间也是一个高斯分布，所以求和操作是一个线性操作；求极大值一般适用于多输入逻辑单元，如与门、或门等，即使两个随机变量 A, B 相互独立且满足高斯分布，其极大值仍为非高斯分布，所以求极大值操作是一个非线性操作。同时还需要指出的是，在求解延时偏斜时，需要计算其三阶矩，如果延时为一阶线性表达，那么其三阶矩则为零，这与实际非高斯分布随机变量对应延时偏斜非零的事实相矛盾，所以在计算延时偏斜时，也有必要将延时表示为非线性表达式，如二阶表达式等。

针对 SSTA 中工艺参数的空间关联性及延时表达的非高斯非线性，本文提出一种改进的空间关联统计静态时序分析(Correlated Statistical Static Timing Analysis, CSSTA)方法，从而将这两个问题考虑进来。

3 CSSTA 算法流程

本文 CSSTA 算法流程如图 2 所示。首先根据前文的非高斯非线性分析，将影响延时分布的工艺参数划分为高斯参数和非高斯参数两部分，将空间关联的高斯分布(非高斯分布)工艺参数转化为一组彼此独立的高斯分布(非高斯分布)随机变量，并将延时表示为这组独立随机变量的二阶非线性模型；然后基于二阶非高斯非线性模型，采用基于 PERT 的延时分布拓扑传递方法，针对时序图上的每一个节点执行求和操作(sum)和求极大值操作(max)，以期获得节点到达时间的参数化表达式，并通过计算节点到达时间的紧密度概率、均值、二阶矩、方差及敏感度系数，得到参数化延时表达式的近似拟合；最后根据参数化延时表达式的具体形式，通过匹配工艺参数的 k 阶矩，得到经由 PCA (ICA)转化后的独立随机变量的矩，并根据这些独立随机变量的矩和延时变量非线性模型，得到延时变量的矩，从而利用延时变量的矩和概率提取流程算法，生成延时变量的 PDF。

3.1 基于工艺参数偏差的延时建模

为了描述工艺参数偏差对电路延时的非线性影

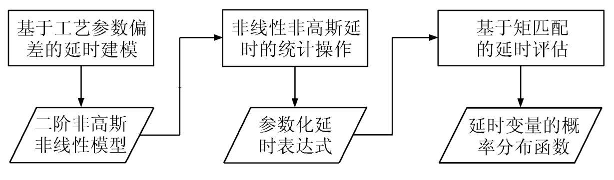


图 2 CSSTA 算法流程图

响，本文采用基于截断的泰勒展开多项式，将一阶线性表达式扩展为二阶延时模型：

$$D = d_0 + \sum_{i=1}^{n} p_i' x_i + \sum_{j=1}^{m} q_j' y_j + \sum_{i=1}^{n} p_i'' x_i^2 + \sum_{j=1}^{m} q_j'' y_j^2 + e \cdot z \tag{3}$$

其中，D 为对应逻辑门延时或输入端到达时间的随机变量，d_0 为 D 的本征值，x_i 为空间关联工艺参数高斯变量，y_j 为空间关联工艺参数非高斯变量，z 为空间独立工艺参数随机变量；p_i', p_i'' 分别为第 i 个高斯分布工艺参数的一阶、二阶敏感度系数，q_j', q_j'' 分别为第 j 个非高斯分布工艺参数的一阶、二阶敏感度系数，e 为随机变量 z 的敏感度系数；n 和 m 分别为空间关联高斯分布和非高斯分布工艺参数的个数。

考虑到正交变换的处理流程，将 D 表示为工艺参数的向量表达式：

$$\boldsymbol{D} = d_0 + \boldsymbol{p}'\boldsymbol{x} + \boldsymbol{q}'\boldsymbol{y} + \boldsymbol{x}^{\mathrm{T}}\boldsymbol{p}''\boldsymbol{x} + \boldsymbol{y}^{\mathrm{T}}\boldsymbol{q}''\boldsymbol{y} + e \cdot z \tag{4}$$

其中 $\boldsymbol{x} = (x_1, x_2, \cdots, x_n)^{\mathrm{T}}$ 为空间关联高斯分布工艺参数向量，$\boldsymbol{y} = (y_1, y_2, \cdots, y_m)^{\mathrm{T}}$ 为空间关联非高斯分布工艺参数向量；$\boldsymbol{p}' = (p_1', p_2', \cdots, p_n')$ 为一阶项 $\boldsymbol{x}$ 的敏感度系数向量，$\boldsymbol{q}' = (q_1', q_2', \cdots, q_m')$ 为一阶项 $\boldsymbol{y}$ 的敏感度系数向量，$\boldsymbol{p}''$ 为 $n \times n$ 对角矩阵，其对角线系数 p_i'' 为二阶项 $\boldsymbol{x}$ 的敏感度系数，$\boldsymbol{q}''$ 为 $m \times m$ 对角矩阵，其对角线系数 q_j'' 为二阶项 $\boldsymbol{y}$ 的敏感度系数。

接着，运用 PCA (ICA)技术，将空间关联的高斯分布工艺参数向量 $\boldsymbol{x}$(空间关联的非高斯分布工艺参数向量 $\boldsymbol{y}$)转换为彼此独立的高斯分布工艺参数向量 $\boldsymbol{X}$(彼此独立的非高斯分布工艺参数向量 $\boldsymbol{Y}$)，将 $\boldsymbol{D}$ 进一步表示为

$$\boldsymbol{D} = d_0 + \boldsymbol{P}'\boldsymbol{X} + \boldsymbol{Q}'\boldsymbol{Y} + \boldsymbol{X}^{\mathrm{T}}\boldsymbol{P}''\boldsymbol{X} + \boldsymbol{Y}^{\mathrm{T}}\boldsymbol{Q}''\boldsymbol{Y} + \boldsymbol{E} \cdot \boldsymbol{Z} \tag{5}$$

其中，$\boldsymbol{X}$ 为转换后的高斯分布工艺参数向量，$\boldsymbol{Y}$ 为转换后的非高斯分布工艺参数向量；$\boldsymbol{P}' = (P_1', P_2', \cdots, P_n')$ 为一阶项 $\boldsymbol{X}$ 的敏感度系数向量，$\boldsymbol{Q}' = (Q_1', Q_2', \cdots, Q_m')$ 为一阶项 $\boldsymbol{Y}$ 的敏感度系数向量，$\boldsymbol{P}''$ 为 $n \times n$ 对角矩阵，其对角线系数 p_i'' 为二阶项 $\boldsymbol{X}$ 的敏感度系数，$\boldsymbol{Q}''$ 为 $m \times m$ 对角矩阵，其对角线系数 Q_j'' 为二阶项 $\boldsymbol{Y}$ 的敏感度系数。需要注意的是，对于空间独立随机变量 z，根据中心极限定理(不同独立随机变量的叠加满足高斯分布)，可以将 z 转换为一个均值为 0，方差为 1 的标准正态分布变量 $Z, Z \sim N(0,1)$，同时所有的 X_i，Y_j 也满足均值为 $0, -1 \le X_i \le 1$，$-1 \le Y_j \le 1$。

3.2 非线性非高斯延时的统计操作

参数化基于块的 SSTA 方法通常将电路抽象为一个统计时序图 $\mathrm{G} = (N, E, n_{\mathrm{s}}, n_{\mathrm{f}})$。其中，$N$ 为节点集合，E 为边集合，n_{s} 为源节点，n_{f} 为终节点。从源节点到终节点传递延时分布时，通过执行求和或求极大值操作，就可以依次求出节点到达时间的概率分布(参数化表达式)，如图 3 所示。

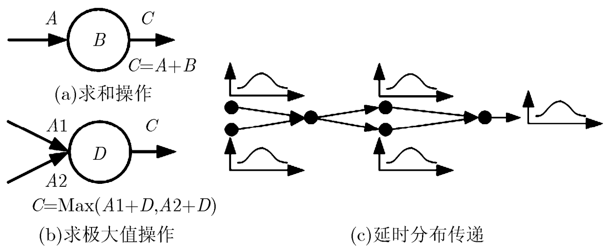


图 3　统计时序图中求和、求极大值操作及延时分布传递

3.2.1 求和　因为求和操作是一个线性操作，所以求和结果应该与输入到达时间及门延时具有相同的表达式。参考式(5)，考虑两个非线性非高斯延时表达式 A 和 B：

$$\left.\begin{aligned} A &= d_{0A} + \sum_{i=1}^{n}(P_{iA}' X_i + P_{iA}'' X_i^2) \\ &\quad + \sum_{j=1}^{m}(Q_{jA}' Y_j + Q_{jA}'' Y_j^2) + E_A \cdot Z \\ B &= d_{0B} + \sum_{i=1}^{n}(P_{iB}' X_i + P_{iB}'' X_i^2) \\ &\quad + \sum_{j=1}^{m}(Q_{jB}' Y_j + Q_{jB}'' Y_j^2) + E_B \cdot Z \end{aligned}\right\} \tag{6}$$

求和结果 $C = A + B$ 可以表示为

$$C = \alpha A + \beta B + \gamma = \mu_C + \sum_{i=1}^{n}(f_i' X_i + f_i'' X_i^2) + \sum_{j=1}^{m}(g_j' Y_j + g_j'' Y_j^2) + E_C Z_C \tag{7}$$

其中

$$\left.\begin{aligned} f_i' &= \alpha P_{iA}' + \beta P_{iB}' \\ f_i'' &= \alpha P_{iA}'' + \beta P_{iB}'' \\ g_j' &= \alpha Q_{jA}' + \beta Q_{jB}' \\ g_j'' &= \alpha Q_{jA}'' + \beta Q_{jB}'' \\ E_C &= \sqrt{E_A^2 + E_B^2} \\ \mu_C &= \alpha d_{0A} + \beta d_{0B} + \gamma \end{aligned}\right\} \tag{8}$$

3.2.2 求极大值　因为求极大值是一个非线性操作，所以为了获取 max(*A*,*B*)的近似估计，本文借鉴了线性高斯 SSTA[7]中的处理方法。本文算法通过引入临时变量，将 2 维非线性模型降阶为 1 维线性模型；然后在此 1 维线性模型的基础上，通过计算 max(*A*, *B*)的紧密度概率、均值、二阶矩及方差，获得了 max(*A*,*B*)的近似表达。

观察式(6)，将其中的随机变量表达式分解为 4

部分：线性高斯部分 $\sum_{i=1}^{n} P_i' X_{\mathrm{iL}}$、非线性高斯部分 $\sum_{i=1}^{n} P_i'' X_{\mathrm{iN}}^2$、线性非高斯部分 $\sum_{j=1}^{m} Q_j' Y_{\mathrm{jL}}$ 及非线性非高斯部分 $\sum_{j=1}^{m} Q_j'' Y_{\mathrm{jN}}^2$；令 X_{iL} 为线性高斯随机变量，X_{iN} 为非线性高斯随机变量，Y_{jL} 为线性非高斯随机变量，Y_{jN} 为非线性非高斯随机变量，则式(5)可表示为

$$\boldsymbol{D} = d_0 + \sum_{i=1}^{n} P_i' X_{\mathrm{iL}} + h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) + E \cdot Z \tag{9}$$

其中，$h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 为一个临时变量，它代表了线性高斯部分以外的随机变量表达式。

$$h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = \sum_{i=1}^{n} P_i'' X_i^2 + \sum_{j=1}^{m} (Q_j' Y_{\mathrm{jL}} + Q_j'' Y_{\mathrm{jN}}^2) \tag{10}$$

假设非线性高斯部分、线性非高斯部分及非线性非高斯部分是固定的，那么临时变量 $h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 也将固定，将 $h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 和 d_0 当作一个整体，重写式(9)为

$$\boldsymbol{D} = [d_0 + h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})] + \sum_{i=1}^{n} P_i' X_{\mathrm{iL}} + E \cdot Z \tag{11}$$

式(11)可以看作为一个本征值为 $d_0 + h(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 的一阶线性表达式，再次考虑两个用式(11)表示的 A 和 B：

$$\left.\begin{aligned} A &= d_{0A} + h_A(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) + \sum_{i=1}^{n} P_{iA}' X_{\mathrm{iL}} + E_A \cdot Z \\ B &= d_{0B} + h_B(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) + \sum_{i=1}^{n} P_{iB}' X_{\mathrm{iL}} + E_B \cdot Z \end{aligned}\right\} \tag{12}$$

于是，当 X_{iN}，Y_{jL} 及 Y_{jN} 固定时，$\max(A,B)$的临时紧密度概率 $T_{A,\mathrm{cond}}$、临时均值 $\mu_{C,\mathrm{cond}}$ 及临时二阶矩 $m_{2C,\mathrm{cond}}$ 就可以表示为 X_{iN}，Y_{jL} 及 Y_{jN} 的函数。

$$\left.\begin{aligned} &T_{A,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = p(A > B \mid X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &\mu_{C,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = E[\max(A,B) \mid X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}] \\ &m_{2C,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = E[(\max(A,B))^2 \mid X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}] \end{aligned}\right\} \tag{13}$$

同时，由于 X_{iL} 的概率分布可以简单地等效为 X_{iN}，Y_{jL} 及 Y_{jN} 的联合概率分布：

$$p(X_{\mathrm{iL}} \mid X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = p(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \tag{14}$$

在用 $d_{0A} + h_A(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 和 $d_{0\mathrm{B}} + h_B(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}})$ 替换掉线性高斯延时表达式中的 d_{0A} 和 d_{0B} 后，将临时紧密度概率、临时均值及临时二阶矩在联合概率分布的随机变量参数空间内积分，就可以计算出 $\max(A,B)$的正式紧密度概率 T_A、正式均值 μ_C、正式二阶矩 m_{2C} 及正式方差 σ_C^2。

$$\left.\begin{aligned} T_A &= \iiint T_{A,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) p(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &\quad \cdot \mathrm{d} X_{\mathrm{iN}} Y_{\mathrm{jL}} Y_{\mathrm{jN}} \\ \mu_C &= \iiint \mu_{C,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) p(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &\quad \cdot \mathrm{d} X_{\mathrm{iN}} Y_{\mathrm{jL}} Y_{\mathrm{jN}} \\ m_{2C} &= \iiint m_{2C,\mathrm{cond}}(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) p(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &\quad \cdot \mathrm{d} X_{\mathrm{iN}} Y_{\mathrm{jL}} Y_{\mathrm{jN}} \\ \sigma_C^2 &= E[\max(A,B)^2] - (E[\max(A,B)])^2 = m_{2C} - \mu_C^2 \end{aligned}\right\} \tag{15}$$

在获得 $\max(A,B)$的紧密度概率、均值及二阶矩之后，就可以利用 C_{appr} 来近似估计 $\max(A,B)$。因为系数 P_{iC}' 是 P_{iA}' 和 P_{iB}' 的线性组合，系数 h_C 是 h_A 和 h_B 的线性组合，所以可以将 C_{appr} 视为一阶线性情形

$$C_{\mathrm{appr}} = d_{0C} + h_C(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) + \sum_{i=1}^{n} P_{iC}' X_{\mathrm{iL}} + E_C \cdot Z \tag{16}$$

令 C_{appr} 的方差为 $\mathrm{var}(C_{\mathrm{appr}})$，则 C_{appr} 的相关参数为

$$\left.\begin{aligned} &d_{0C} = E[\max(A,B)] = \mu_C \\ &h_C(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) = T_A h_A(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &\qquad + (1 - T_A) h_B(X_{\mathrm{iN}}, Y_{\mathrm{jL}}, Y_{\mathrm{jN}}) \\ &P_{iC}' = T_A P_{iA}' + (1 - T_A) P_{iB}', \quad 1 < i < n \\ &E_C = \{E_C \mid \sigma_C^2 = \mathrm{var}(C_{\mathrm{appr}})\} \end{aligned}\right\} \tag{17}$$

为了突出本文非线性非高斯延时表达式与传统线性高斯延时表达式求极大值操作的对比结果，图4 给出了包含两个随机变量的 $\max(A,B)$近似示意图，其中图 4(a)为线性高斯情形，图 4(b)为本文非线性非高斯情形。在图 4(b)中，虚曲线分别为非线性表达式 A，B，弯折实曲线为准确的 $\max(A,B)$，光滑实曲线为近似的 C_{appr}。可以看出，光滑实曲线 C_{appr} 和弯折实曲线 $\max(A,B)$具有较高的拟合度，证明本文参数化表达式的近似拟合结果具有一定的合理性。若把各个随机变量从 1 维扩展到多维，这种图示方法仍然适用，只不过图中曲线变成了曲面。

3.3 基于矩匹配的延时评估

在计算延时或到达时间的 PDF(CDF)时，本文采用了文献[13]提出的概率提取流程算法(Asymptotic Probability Extraction, APEX)。算法首先将一个随机变量的二阶矩作为输入，采用渐进波形评估技术来匹配这个随机变量的 $2M$ 阶矩，从而生成一个 M 阶的线性无关系统；接着利用这个 M 阶线性无关系统的冲激响应(阶跃响应)来近似拟合随机变量的 PDF (CDF)。

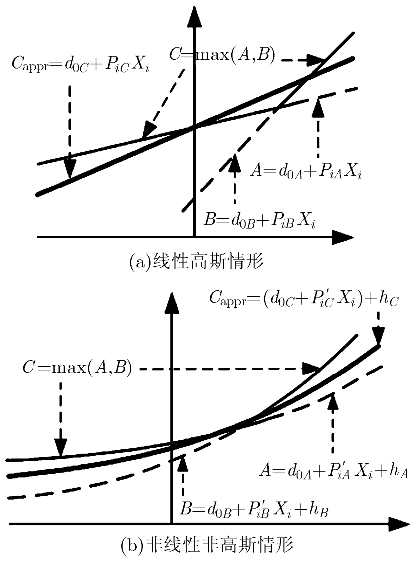


图 4　max(*A*,*B*)的准确表达与近似表达示意图

本文以一个简单的例子解释基于矩匹配的PDF 评估方法。假设 w, l 为空间关联高斯分布(非高斯分布)随机变量，且 w 和 l 相互独立。令 $\overline{D}=p\cdot w+q\cdot l$，其中 $\overline{D}=D-\mu$，经 PCA, ICA 转换后，$\overline{D}=P\cdot W+Q\cdot L$，其中 W, L 为高斯分布(非高斯分布)彼此独立随机变量，那么 $\overline{D}$ 的 k 阶矩就可以用式(18)的二项展开式表示。

$$m_k\left[\overline{D}\right]=\sum_{i=0}^{k}\binom{k}{i}P^iQ^{k-i}m_i(W)m_{k-i}(L) \tag{18}$$

因为 W 和 L 的所有 i 阶矩可按文献[9]所提方法求得，所以根据式(18)计算得到 $\overline{D}$ 的 $2M$ 矩后，利用 M 阶线性无关系统的冲激响应即可近似拟合 $\overline{D}$ 的实际 PDF。

$$f_{\overline{D}}(\overline{d})=\begin{cases}\sum\limits_{i=1}^{M}r_i\cdot e^{\rho_i\cdot\overline{d}}, & \overline{d}>0\\ 0, & \overline{d}<0\end{cases} \tag{19}$$

式(19)中，r_i，ρ_i 为 M 阶线性无关系统的极数。对于式(5)所示延时表达，其共有 $2m+2n+2$ 项，只要延时表达式中这 $2m+2n+2$ 个随机变量是统计独立的，那么就可以应用以上方法评估延时变量的PDF。

4　本文算法复杂度分析

如果将 PCA 正交转换、ICA 矩阵生成及独立随机变量矩计算过程等当作一次性的预处理，那么本文 SSTA 流程的计算复杂度仅包含了时序图拓扑遍历中的求和及求极大值操作。若非高斯独立随机变量的数量为 n，高斯独立随机变量的数量为 m，则求和操作的时间复杂度为 $O(n+m)$；同时，若用于评估各个随机变量的矩的阶数为 $2M$，则求极大值操作的时间复杂度即为 $O(M(n+m))$。实际操作中，因为 M 是有上界的，所以求极大值操作的时间复杂度也可以看作为 $O(n+m)$。对于一个含有 G 个逻辑门的应用电路，因为其各个门的扇入个数有界，则基本操作的总体时间复杂度就为 $O((n+m)\cdot G)$。假设延时建模时片内方格数量为 g，因为 m, n 与方格数量 g 成正比，$O(m)=O(n)=O(m+n)=O(g)$，那么本文基于空间关联工艺偏差的 SSTA 总体时间复杂度就可以表示为 $O(g\cdot G)$。

5　实验结果

基于美国明尼苏达州立大学的 MinnSSTA 开源框架[7]，本文在 Windows 平台下采用 C++语言实现了所提算法。实验的硬件平台为：CPU 3.6 GHz，内存 1.0 GB。算法所用测试电路来自于 ISCAS89 测试集[14]，之所以选择 ISCAS89，是因为：(1)学术界广泛承认并使用；(2)ISCAS89 测试集中两个锁存器之间的组合模块非常有利于本文 CSSTA 的基本操作和延时评估。本文利用文献[11]提出的方法实现了高斯变量的 PCA 转换，利用 FastICA 软件包[15]实现了非高斯变量的 ICA 转换，同时对每个工艺参数，生成 5000 个随机样本。

在本文实验中，工艺参数既有空间关联也有空间独立，既有高斯分布也有非高斯分布。对于逻辑门工艺参数，只考虑逻辑门长度 L_g，逻辑门宽度 W_g，栅氧化层厚度 T_{ox} 及半导体掺杂浓度 N_a；对于互连线工艺参数，在每一金属层 l，只考虑金属互连线宽度 $W_{\text{int},l}$，金属互连线厚度 $T_{\text{int},l}$ 及金属高度 $H_{\text{ILD},l}$；令 L_g, W_g, T_{ox}, $W_{\text{int},l}$, $T_{\text{int},l}$ 及 $H_{\text{ILD},l}$ 为空间关联的工艺参数，令 N_a 为空间独立的工艺参数。基于方格模型，本文将各个方格内逻辑门的 L_g, W_g 及 T_{ox} 表示为高斯分布，其参数取值范围为 $[\mu-3\cdot\sigma,\mu+3\cdot\sigma]$；将各个方格内互连线的 $W_{\text{int},l}$, $T_{\text{int},l}$ 及 $H_{\text{ILD},l}$ 表示为非高斯分布(如均匀分布)，其参数取值范围为 $[\mu-\sqrt{3}$

表 1　本文实验所用工艺参数

参数	L_g (nm)	W_g (nm)	T_{ox} (nm)	N_a ($\times10^{17}$ cm^{-3}) nmos/pmos	参数	$W_{\text{int},l}$ (nm)	$T_{\text{int},l}$ (nm)	$H_{\text{ILD},l}$ (nm)
μ	60.0	150.000	2.500	1.00000/1.00000	μ	150.0	500.0	300.00
3σ (片间)	9.0	11.250	0.250	0.72750/0.72750	$\sqrt{3}\sigma$ (片间)	15.0	25.0	22.50
3σ (片内)	4.0	5.625	0.125	0.36375/0.36375	$\sqrt{3}\sigma$ (片内)	7.5	12.5	11.25

$\cdot\sigma, \mu+\sqrt{3}\cdot\sigma]$；将 N_a 表示为泊松分布。各个参数的均值和3倍/$\sqrt{3}$倍标准差取值如表1所示，其中 μ 为各个工艺参数的均值；3σ (片间/片内)为工艺参数 L_g, W_g 及 T_{ox} 的 3 倍片间/片内标准差；$\sqrt{3}\sigma$ (片间/片内)为工艺参数 $W_{\mathrm{int},l}$, $T_{\mathrm{int},l}$ 及 $H_{\mathrm{ILD},l}$ 的 $\sqrt{3}$ 倍片间/片内标准差；nmos/pmos 为工艺参数 N_a 对应 n/p 型栅氧化管。

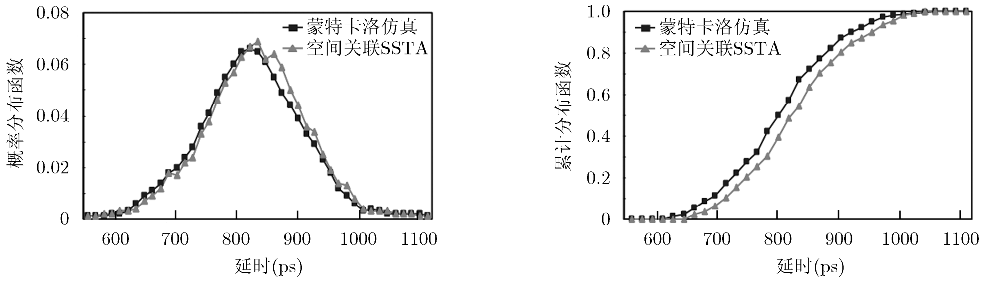
在分析工艺参数的空间关联性时，需要知道逻辑门和互连线的物理位置信息，为此本文首先用 UCLA 大学的开源布局工具 Capo[16]进行初始布局，然后再执行全局布线。依据不同的电路单元数，本文将芯片划分为不同数量的方格，使得每个方格内的逻辑门或互连线段数量不超过 100 个。为简化分析，本文忽略掉输入信号斜率、输出信号负载及路径耦合噪声对延时模型的影响，从而将逻辑门和互连线延时表示为工艺参数的二阶泰勒展开式。

为了验证空间关联 SSTA(CSSTA)的精确性，本文基于相同的方格模型运行了蒙特卡洛仿真(MC)。MC 是 MinnSSTA 中的一段源代码程序，为平衡精度和时间开销，本文设置了 10000 次迭代，在每一次迭代时，程序首先随机选择一组工艺参数，通过更新这组工艺参数对应的引脚电容，计算时序图上各条边的电阻电容参数(RC)，来获得各条边的延时；然后再采用 PERT 拓扑方法，通过传递延时参数，以获得最终的路径总延时。MC 的 10000 次迭代产生了 10000 个随机的路径延时结果，通过统计这些结果的最大值、最小值、平均值及方差信息，即可得到仿真的统计信息。另外，在计算边的 RC 参数和延时变量时，本文使用到了矩阵分解，为此 MC 调用了 MTALAB 的数学计算源文件，限于篇幅，具体细节不再赘述。表 2 为本文 CSSTA 和 MC 的对比结果，其中#C, #G 分别为测试集中各个电路对应的单元数和方格数。对于每个 ISCAS89 测试电路，表中列出了两种方法对应的均值 u(ps)，标准差 sd(ps), 5%概率点 5%Pt 和 95%概率点 95%Pt (ps,5%Pt 定义为存在一个延时值，使得 $p(x\le 5\%\mathrm{Pt})=5\%$；95%Pt 定义为存在一个延时值，使得 $p(x\le 95\%\mathrm{Pt})=95\%$)及运行时间 t(s)。从表 2 可以看出，两种方法的结果非常相近，均值、标准差、5%Pt 及 95%Pt 的平均相对误差分别只有 0.81%, −0.72%, 2.23%及−0.05%。这表明本文 CSSTA 具有相当高的精确度，足以匹配真实的延时分布。对于电路 s38417，图 5 给出了两种方法下的延时 PDF 和 CDF 对比结果，其中三角块线为考虑空间关联且假设工艺参数同时服从高斯分布和非高斯分布的 CSSTA 结果，方块线为相同方格模型下的 MC 结果，从图中也可以看出，两种方法对应的曲线具有较高的匹配度。另外，从表 2 也可以看出，虽然本文 CSSTA 采用了 ICA 和 PCA 转换技术，但其运行时间相对于 MC 仍要小很多，除了电路 s27 的运行时间约为 MC 运行时间的 1.29%外，其它电路的运行时间几乎为 MC 运行时间的千分之几；特别是对于电路 s35932，本文 CSSTA 运行时间为 10.65 s，而 MC 却需要超过 7 h。因此，根据表 2 可以计算出，本文 9 组电路的 CSSTA 平均运行时间约为 MC 平均运行时间的 0.21%。

为了验证 SSTA 非线性非高斯建模的合理性，本文与文献[9]中的结果进行了比较，比较的对象为相对 MC 的偏离误差。在文献[9]中，作者虽然也将部分工艺参数假设为非高斯分布，但其延时依赖关系却是线性的。表 3 给出了本文方法与文献[9]方法的对比结果，表中没有列出运行时间结果，这是因为：(1)表 3 关注的重点是两种方法的精确程度；(2)两种方法的运行时间相对 MC 都要小很多。从表 3 可以看出，若以 MC 为比较基准，本文方法的均值、标准差、5%Pt 及 95%Pt 的平均相对误差更小，这表明本文方法相比文献[9]更为精确。

表 2 本文空间关联 SSTA(CSSTA)方法与蒙特卡洛(Monte Carlo, MC)仿真的对比结果

测试集			CSSTA					MC					(CSSTA − MC) / MC (%)			
电路名称	#C	#G	u(ps)	sd(ps)	5%Pt (ps)	95%Pt (ps)	t(s)	u(ps)	sd(ps)	5%Pt (ps)	95%Pt (ps)	t(s)	u	sd	5%Pt	95%Pt
s27	13	4	89.4	8.5	63.9	114.9	0.03	89.7	8.5	64.2	115.2	2.32	−0.33	0	−0.47	−0.26
s1196	547	16	434.3	40.8	311.9	556.7	0.09	436.2	40.7	314.1	558.3	153.23	−0.44	0.25	−0.70	−0.29
s5378	2958	64	363.5	33.3	263.6	463.4	0.43	362.9	34.3	260.1	465.8	623.75	0.17	−2.92	1.35	−0.52
s9234	5825	64	596.2	55.2	430.6	761.8	0.78	594.1	57.1	422.8	765.4	1282.61	0.35	−3.33	1.84	−0.47
s13207	8260	256	1072.8	104.2	760.2	1385.4	1.98	1065.7	105.2	750.1	1381.3	1976.78	0.67	−0.95	1.35	0.30
s15850	10369	256	1210.2	114.1	867.9	1552.5	1.39	1204.3	117.5	851.8	1556.8	2284.83	0.49	−2.89	1.89	−0.28
s35932	17793	256	1059.7	91.8	784.3	1335.1	10.65	1037.9	100.7	735.8	1340.1	26250.71	2.10	8.84	6.60	−0.37
s38417	23815	256	873.4	85.1	618.1	1128.7	4.04	856.1	86.8	595.7	1116.5	5175.38	2.02	−1.96	3.76	1.09
s38584	20705	256	1530.5	137.9	1116.8	1944.2	5.15	1497.1	142.9	1068.4	1925.8	6004.48	2.23	−3.50	4.53	0.96
平均值			–	–	–	–	–	–	–	–	–	–	0.81	−0.72	2.23	−0.05



(a) PDF　　　(b) CDF

图 5 电路 s38417 在空间关联 SSTA 与 MC 方法下的延时 PDF, CDF 对比结果

表 3 本文空间关联 SSTA 方法与文献[9]方法的对比结果

测试集			本文 (CSSTA-MC)/MC (%)				文献[9] (SSTA - MC)/MC (%)			
电路名称	#C	#G	u(ps)	sd(ps)	5%Pt(ps)	95%Ps(ps)	u(ps)	sd(ps)	5%Pt(ps)	95%Ps(ps)
s27	13	4	−0.33	0	−0.47	−0.26	0.13	0.22	0.57	0.13
s1196	547	16	−0.44	0.25	−0.70	−0.29	0.29	0.59	0.83	0.97
s5378	2958	64	0.17	−2.92	1.35	−0.52	−0.53	−1.32	−1.56	−1.34
s9234	5825	64	0.35	−3.33	1.84	−0.47	0.91	1.81	−1.31	1.29
s13207	8260	256	0.67	−0.95	1.35	−0.30	1.77	2.24	3.03	2.39
s15850	10369	256	0.49	−2.89	1.89	−0.28	1.98	2.51	3.79	3.14
s35932	17793	256	2.10	8.84	6.60	−0.37	1.15	2.82	3.67	3.78
s38417	23815	256	2.02	−1.96	3.76	1.10	1.71	3.29	3.87	3.59
s38584	20705	256	2.23	−3.50	4.53	0.96	1.51	3.68	3.61	3.50
平均值			0.81	−0.72	2.24	0.05	1.11	2.05	2.47	2.24

6　结束语

本文提出了一种考虑空间关联工艺偏差的统计静态时序分析方法。该方法首先分析了芯片内不同位置工艺参数之间的空间关联性，并提出了一种考虑非高斯分布工艺参数的二阶延时模型；然后通过执行非线性非高斯延时表达式的求和、求极大值操作，实现了延时变量的 PDF 评估。ISCAS89 实验结果验证了本文 SSTA 方法的准确性和快速性。

参 考 文 献

[1] Tang Q, Rodriguez J, Zjajo A, *et al*.. Statistical transistor-level timing analysis using a direct random differential equation solver[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2014, 33(2): 210–223.

[2] Shi B and Srivastava A. Thermal stress aware 3D-IC statistical static timing analysis[C]. Proceedings of the 23rd ACM International Conference on Great Lakes Symposium on VLSI, Paris, France, 2013: 281–286.

[3] Li B, Chen N, Xu Y, *et al*.. On timing model extraction and hierarchical statistical timing analysis[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2013, 32(3): 367–380.

[4] Zhang Xiao-lin, Ye Jing, Hu Yu, *et al*.. Capturing post-silicon variation by layout-aware path-delay testing[C]. Proceedings of IEEE/EDAA Design, Automation & Test in Europe, Grenoble, France, 2013: 288–291.

[5] Wagner M and Wunderlich H. Efficient variation-aware statistical dynamic timing analysis for delay test applications [C]. Proceedings of IEEE/EDAA Design, Automation & Test in Europe, Grenoble, France, 2013: 276–281.

[6] Amin C, Menezes N, Killpack K, *et al*.. Statistical static timing analysis: how simple can we get?[C]. Proceedings of IEEE/ACM Design Automation Conference, San Diego, USA, 2005: 652–657.

[7] Chang H and Sapatnekar S. Statistical timing analysis considering spatial correlations using a single PERT-like traversal[C]. Proceedings of IEEE/ACM International Conference on Computer Aided Design, San Jose, USA, 2003: 621–625.

[8] Zhan Y, Strojwas A, Li X, *et al*.. Correlation-aware statistical timing analysis with non-Gaussian delay distributions[C]. Proceedings of IEEE/ACM Design Automation Conference, San Diego, USA, 2005: 77–82.

[9] Singh J and Sapatnekar S. A scalable statistical static timing analyzer incorporating correlated non-Gaussian and Gaussian parameter variations[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2008, 27(1): 160–173.

[10] Kirkpatrick T and Clark N. PERT as an aid to logic design[J]. *IBM Journal of Research and Development*, 1966, 10(2):

135-141.

[11] Morrison D. Multivariate Statistical Methods[M]. 2nd Edition, New York: McGraw-Hill, 1976: 170-179.

[12] Tony B. An ICA page-papers, code, demos and links[OL]. http://cnl.salk.edu/~tony/ica.html. 1996.11.

[13] Li X, Le J, Gopalakrishnan P, *et al*.. Asymptotic probability extraction for non-normal distributions of circuit performance[C]. Proceedings of IEEE/ACM International Conference on Computer Aided Design, San Jose, USA, 2004: 2-9.

[14] Brglez F, Bryan D, and Kozminski K. Combinational profiles of sequential benchmark circuits[C]. Proceeding of IEEE International Symposium on Circuits and Systems, Portland, USA, 1989: 1929-1943.

[15] Juha K. Independent component analysis and blind source separation[OL]. http://research.ics.aalto.fi/ica/fastica/. 2011.2.

[16] Andrew C. Wire length-driven standard-cell placement[OL]. http://vlsicad.ucsd.edu/GSRC/bookshelf/Slots/Placement/. 2000.6.

喻 伟： 男，1986 年生，博士生，研究方向为大规模集成电路设计自动化技术.

杨海钢： 男，1960 年生，研究员，博士生导师，研究方向为高速可编程逻辑芯片设计技术、数模混合信号 SOC 设计技术.

刘 洋： 男，1983 年生，博士，助理研究员，研究方向为大规模集成电路设计自动化技术.

黄 娟： 女，1983 年生，博士，助理研究员，研究方向为大规模集成电路设计自动化技术.

蔡博睿： 男，1988 年生，研究实习员，研究方向为大规模集成电路设计自动化技术.

陈 锐： 男，1986 年生，博士生，研究方向为粗粒度可重构阵列结构方面的研究.

中国电子学会电路与系统分会第 26 届学术年会征文通知

中国电子学会第 26 届电路与系统学术年会将于 2015 年 10 月在湖南长沙召开。会议由中国电子学会电路与系统分会主办，中国科学院电子学研究所和湖南大学承办。我们真诚地邀请电路与系统及相关领域的科研工作者莅临本次年会！现将会议有关事项通知如下：

一．征文范围

本次年会诚征有关电路与系统及相关领域最新研究进展的学术论文(中英文均可)。征文方向主要包括(但不限于)：电路与系统理论与技术；大规模集成电路设计与制造技术；传感器、无线传感网和物联网；信号与信息处理系统；音频、视频、3D 视频系统技术；神经网络、图论与系统优化；非传统电路与系统。

二．征文要求

来稿必须是未曾在国内外公开发表过的文章，无弄虚作假，无一稿多投，不得涉及国家秘密。以正式论文的形式书写应征论文。中文论文请包括英文题目、作者、作者单位、摘要和关键词；英文论文请附上中文题目、作者、作者单位、摘要和关键词。

三．论文提交

采用中科院国际会议服务平台 http://cscas26.csp.escience.cn/dct/page/1 投稿。登录网站后请先注册，后投稿。也可以通过邮箱 cscas@mail.ie.ac.cn 进行投稿。

重要日期：提交论文截止日期：2015 年 7 月 15 日；通知论文接收日期： 2015 年 8 月 15 日；提交论文修改稿日期：2015 年 9 月 15 日。

联系方式：

湖南大学信息科学与工程学院 邮编：410082

联系人：王春华，孙晶茹 联系电话：(0731) 88821970

中国科学院电子学研究所 邮编：100190

联系人：刘团结，陈倩，李娜，张燕 联系电话：(010) 58887066

四．论文评奖

对到会交流的论文进行优秀论文评选并颁发优秀论文证书，同时推荐到《电子与信息学报》、《雷达学报》、《电子学报》、《计算机学报》、《太赫兹科学与电子信息学报》、《系统工程理论与实践》、《Journal of Electronic Science and Technology》评审发表。